

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 1

Surse de curent constant

Scopul lucrării: *Formarea unei imagini de ansamblu asupra rolului unei surse de curent constant folosită în structura internă a unui circuit integrat analogic.*

Obiective:

- *Înțelegerea modului de funcționare a unei surse de curent constant;*
- *Familiarizarea cu parametrii și valorile specifice dimensionării unei surse de curent constant.*

Aspecte teoretice

1.1. Introducere

Circuitele integrate analogice monolitice au în structura lor internă elementele active de circuit (tranzistoare), dar și elemente pasive de circuit (rezistoare și uneori capacități de valori mici), care folosesc proprietățile intrinseci sau de joncțiune ale semiconductorului.

Sursele de curent sunt folosite ca elemente de polarizare întrucât determină micșorarea sensibilității circuitului față de variațiile tensiunilor de alimentare, respectiv ale temperaturii. De asemenea, sursele de curent sunt utilizate ca sarcini active în etaje de amplificare, ceea ce implică obținerea de câștiguri în tensiune mari pentru valori mici ale tensiunii surselor de alimentare.

1.2. Sursa de curent simplă

Cea mai simplă formă a sursei de curent are în alcătuirea sa o rezistență R și două tranzistoare, T_1 , respectiv T_2 . În fig. 1.1 se prezintă schema de principiu a unei surse de curent simplă.

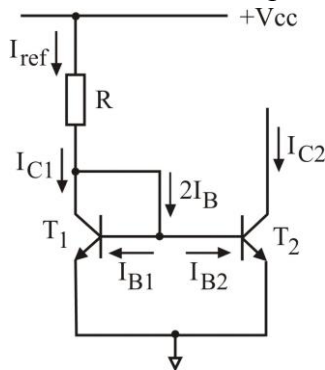


Fig. 1.1. Sursa de curent simplă.

Tranzistorul T_1 fiind conectat ca diodă, tensiunea colector-bază va avea o valoare nulă. În consecință, jonctiunea colector-bază nefiind polarizată, tranzistorul se va comporta ca fiind în regiunea activă directă.

Pentru simplificarea situației, se consideră tranzistoarele T_1 și T_2 identice, iar dependența curentului de colector de tensiunea colector-emitor se neglijează (Efectul Early). În aceste condiții, tranzistoarele T_1 și T_2 au aceeași tensiune bază-emitor, iar curenții de colector vor fi egali [1]:

$$I_{C1} = I_{C2}. \quad (1.1)$$

Suma curenților din colectorul tranzistorului T_1 va fi:

$$I_{ref} - I_{C1} = 2 \frac{I_{C1}}{\beta}. \quad (1.2)$$

Altfel scris,

$$I_{C1} = \frac{I_{ref}}{1 + \frac{2}{\beta}} = I_{C2}. \quad (1.3)$$

Dacă factorul β prezintă valori mari, atunci curentul de colector al tranzistorului T_2 va fi egal cu curentul de referință:

$$I_{C2} \approx I_{ref} = \frac{V_{cc} - V_{BE(on)}}{R}. \quad (1.4)$$

Se poate spune că în cazul a două tranzistoare T_1 și T_2 identice, curenții de ieșire și de referință sunt egali. Realitatea practică arată faptul că valoarea curentului de colector variază proporțional cu tensiunea colector-emitor, așa cum se observă din relația [1]:

$$I_C = I_S \left(\exp\left(\frac{V_{BE}}{V_T}\right) \left(1 + \frac{V_{CE}}{V_A}\right) \right), \quad (1.5)$$

unde:

I_S - curentul de saturație proporțional cu aria joncțiunii bază-emitor;

$V_T = \frac{kT}{q}$ - tensiunea termică;

V_A - tensiunea Early (valoarea tipică a tensiunii Early pentru tranzistoarele de tip *npn* este de 130V);

V_{BE} - tensiunea bază-emitor;

V_{CE} - tensiunea colector-emitor.

Raportul curenților I_{C2} și I_{C1} va fi:

$$\frac{I_{C2}}{I_{C1}} = \frac{1 + \frac{V_{BE2}}{V_A}}{1 + \frac{V_{CE1}}{V_A}}. \quad (1.6)$$

Datorită valorilor diferite ale tensiunilor colector-emitor ale celor două tranzistoare, vor rezulta valori diferite ale celor doi curenți de colector, I_{C1} , I_{C2} , diferența fiind cu atât mai mare cu cât tensiunea de ieșire este mai mare și cu cât tensiunile Early ale tranzistoarelor sunt mai mici. În aceste condiții avem [2]:

$$I_0 = I_{C2} = \frac{V_{cc} - V_{BE1}}{R} \frac{1 + \frac{V_0}{V_{A2}}}{1 + \frac{V_0}{V_{A1}}} \quad (1.7)$$

Neglijând tensiunea bază-emitor și tensiunea de ieșire în raport cu tensiunea Early, valoarea aproximativă a curentului de ieșire va fi de forma:

$$I_0 = \frac{V_{cc} - V_{BE}}{R_1} \quad (1.8)$$

Tensiunea echivalentă în gol, pentru o sursă de curent simplă, $V_{Thév}$, va avea relația:

$$V_{Thév} = I_0 R_0 = I_{C2} r_{o2} = I_{C2} \frac{V_A}{I_{C2}} = V_A, \quad (1.9)$$

$$\text{unde: } r_{o2} = \frac{V_A}{I_0} \quad (1.10)$$

Astfel, se poate spune că pentru o sursă simplă de curent, tensiunea echivalentă în gol este egală cu tensiunea Early, V_A . Cu o bună aproximație, se poate determina valoarea rezistenței de ieșire de forma [1]:

$$R_0 = r_{o2} \approx \frac{V_A}{I_0} \quad (1.11)$$

Totuși, realitatea practică nu identifică niciodată că la ieșirea sursei de curent apare tensiunea echivalentă în gol, $V_{Thév}$. Reprezentările Thévenin și Norton sunt valabile doar pentru acele valori ale tensiunii și curentului de la ieșirea sursei de curent când tranzistoarele T_1 și T_2 sunt în regiunea activă directă. Corectarea acestui neajuns se realizează prin adăugarea unui tranzistor suplimentar în construcția schemei sursei de curent simplă.

1.2. Sursa de curenți standard

Tranzistoarele utilizate în schemele precedente nu pot fi de fiecare dată perfect identice. Ariile joncțiunilor bază-emitor având arii diferite, raportul dintre curenții de saturație I_{S1} și I_{S2} va fi egal cu cel dintre ariile joncțiunilor A_1 , respectiv A_2 . Neglijând dependența curențului de colector de tensiunea de colector-emitor (Efectul Early), atunci raportul curenților de colector I_{C1} și I_{C2} nu va mai avea o valoare unitară. Pentru aceste condiții se utilizează sursa de curenți standard, așa cum se observă în fig. 1.2.

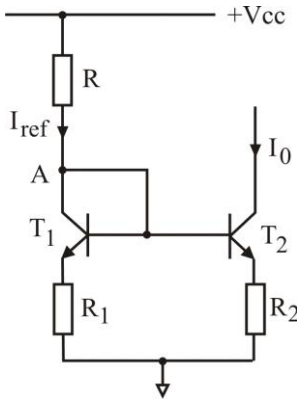


Fig. 1.2. Sursa de curenți standard.

În aceste condiții putem scrie [3]:

$$\begin{aligned} I_0 = I_{C2} = I_{S2} \exp\left(\frac{V_{BE}}{V_T}\right) \\ I_{ref} = I_{C1} = I_{S1} \exp\left(\frac{V_{BE}}{V_T}\right) \end{aligned} \quad (1.12)$$

Făcând raportul celor doi curenți, vom avea:

$$\frac{I_0}{I_{ref}} = \frac{I_{C2}}{I_{C1}} = \frac{I_{S2}}{I_{S1}} = \frac{A_2}{A_1} = n. \quad (1.13)$$

Calculul factorului de transfer în curenți. Scriind ecuația a II-a a lui Kirchoff pe ochiul de rețea care conține rezistențele R_1 și R_2 , va rezulta [3], [4], [5]:

$$V_{BE1} + R_1 I_{ref} = V_{BE2} + R_2 I_0, \quad (1.14)$$

de unde, valoarea curentului de ieșire va avea expresia:

$$I_0 = \frac{1}{R_2} (R_1 I_{ref} + V_{BE1} - V_{BE2}). \quad (1.15)$$

Diferența de tensiune bază-emitor, ΔV_{BE} se poate determina ținând cont de relațiile:

$$\begin{aligned} I_0 = I_{C2} = I_{S2} \exp\left(\frac{V_{BE}}{V_T}\right) &\Rightarrow V_{BE2} = V_T \ln\left(\frac{I_0}{I_{S2}}\right) \\ I_{ref} = I_{C1} = I_{S1} \exp\left(\frac{V_{BE}}{V_T}\right) &\Rightarrow V_{BE1} = V_T \ln\left(\frac{I_{ref}}{I_{S1}}\right). \end{aligned} \quad (1.16)$$

Astfel, vom avea:

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln\left(\frac{I_{ref}}{I_0} \frac{I_{S2}}{I_{S1}}\right). \quad (1.17)$$

Ținând cont de relațiile (1.15) și (1.17) se poate calcula raportul celor doi curenți de forma:

$$\frac{I_0}{I_{ref}} = \frac{R_1}{R_2} + \frac{\Delta V_{BE}}{R_2 I_{ref}} = \frac{R_1}{R_2} + \frac{V_T}{R_2 I_{ref}} \ln\left(\frac{I_{ref}}{I_0} \frac{I_{S2}}{I_{S1}}\right). \quad (1.18)$$

Făcând calculele, valoarea curentului de referință, I_{ref} va avea forma:

$$I_{ref} = \frac{V_{cc} - V_{BE}}{R + R_1}. \quad (1.19)$$

Dacă este îndeplinită condiția $I_{ref} R_2 \gg \Delta V_{BE}$, atunci curentul de ieșire va fi de forma:

$$I_0 = \frac{R_1}{R_2} I_{ref}, \quad (1.20)$$

iar dacă $R_1 = R_2$, vom avea $I_0 = I_{ref}$, ceea ce înseamnă că vom obține o sursă de curent fără a mai fi nevoie de o împerechere riguroasă a tranzistoarelor T_1 și T_2 .

Calculul rezistenței la ieșire. Un parametru important al sursei standard de curent îl reprezintă *rezistența de ieșire dinamică*. Pentru calculul acesteia se va utiliza schema echivalentă de semnal mic, fig. 1.3, pentru care s-au neglijat rezistența dinamică a tranzistorului T_1 conectat ca diodă $\left(r_d \approx \frac{V_T}{I_{ref}} \approx 0 \right)$, respectiv rezistența tranzistorului T_2 ($r_{\mu} = \infty$). Acestei scheme i se aplică între colectorul tranzistorului T_1 și masă (fig. 1.3), o sursă exterioară de semnal sinusoidal, V_x , căreia i se calculează curentul debitat, I_x .

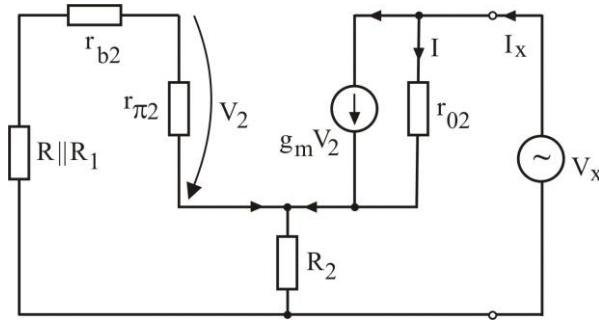


Fig. 1.3. Circuitul echivalent de semnal mic al sursei standard de curent.

Aplicând legile lui Kirchoff circuitului din fig. 1.3, vom avea [3], [4]:

$$V_x = r_{o2} (I_x - g_{m2}v_2) + R_2 \left(I_x + \frac{v_2}{r_{\pi 2}} \right), \quad (2.11)$$

$$R_2 \left(I_x + \frac{v_2}{r_{\pi 2}} \right) + \frac{v_2}{r_{\pi 2}} (R \parallel R_1 + r_{b2} + r_{\pi 2}) = 0, \quad (1.22)$$

unde se are în vedere că $\beta = g_{m2}v_2$.

Prin raportarea V_x la I_x se poate determina valoarea rezistenței la ieșire R_o .

$$R_o = \frac{V_x}{I_x} = r_{o2} \left(1 + \frac{\beta R_2}{R_2 + R \parallel R_1 + r_{b2} + r_{\pi 2}} \right) + R_2 \parallel (R \parallel R_1 + r_{b2} + r_{\pi 2}). \quad (1.23)$$

Dacă se neglijează ultimul termen al relației (1.23), atunci rezistența de ieșire va fi de forma:

$$R_o = \frac{V_x}{I_x} \cong r_{o2} \left(1 + \frac{\beta R_2}{R_2 + R \parallel R_1 + r_{b2} + r_{\pi 2}} \right). \quad (1.24)$$

Aspecte practice

Desfășurarea lucrării

Se are în vedere analiza celor două surse de curent propuse în fig. 1.1 și fig. 1.2.

I. Sursa simplă de curent

1. Se identifică pe plăcuța de cablaj imprimat sursa simplă de curent (Fig.1.1).
2. Se desenează în referat schema sursei simple de curent.
3. Se aleg elementele de circuit, respectiv rezistorul R și cele două tranzistoare de tip npn (BC 107).
4. Se realizează practic pe plăcuța de cablaj imprimat schema din fig.1.1.
5. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare.
6. Pentru început se alimentează montajul cu o tensiune mică (+1V); se măsoară curentul I_{C2} .
7. Se modifică valoarea tensiunii de alimentare (până la +15V) și se notează valoarea curentului I_{C2} .
8. Se înlocuiește rezistorul R cu un rezistor variabil (potențiomtru). Se modifică valoarea acestui rezistor măsurând valoarea curentului de referință I_{ref} .
9. Se trasează caracteristicile $I_{C2} = f(V_{CC})$, $I_{C2} = f(I_{ref})$.

II. Sursa de curent standard

1. Se identifică pe plăcuța de cablaj imprimat sursa de curent standard (Fig.1.2).
2. Se desenează în referat schema sursei de curent standard.
3. Se aleg cele două tranzistoare de tip npn (BC 107) și se determină valorile rezistențelor R_1 , R_2 și R pentru condiția $I_0 > 5I_{ref}$.
4. Se realizează practic pe cablajul imprimat schema din fig.1.2.
5. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare.
6. Pentru început se alimentează montajul cu o tensiune mică (+1V); se măsoară valoarea curentul I_{C2} .
7. Se modifică valoarea tensiunii de alimentare (până la +15V) și se citește valoarea curentului I_{C2} .
8. Se înlocuiește pe cablajul imprimat rezistorul R_1 cu un rezistor variabil (potențiomtru).
9. Se măsoară valoarea curentului I_{C2} , pentru diferite valori ale potențiometrului R_1 .
10. Se trasează caracteristicile $I_{C2} = f(V_{CC})$, $I_{C2} = f(I_{ref})$.

III. Se elaborează concluziile pentru cele două surse de curent realizate practic.

Concluzii:

IV. Problemă propusă spre rezolvare [1]:

Să se proiecteze utilizând tranzistoare npn, o sursă de curent Widlar care are un curent de ieșire de $5\mu\text{A}$. Se are în vedere că valoarea tensiunii de alimentare $+V_{cc} = 30\text{V}$, iar rezistorul care fixează curentul de referință este de $30\text{k}\Omega$. Să se determine valoarea rezistenței de ieșire.

Datele problemei

Sursă de curent Widlar;
 Curentul de ieșire $5\mu\text{A}$;
 Valoarea tensiunii de alimentare $+V_{cc} = 30\text{V}$;
 $R = 30\text{k}\Omega$;

 $R_0 = ?$

Rezolvare

Neglijând curenții de bază, avem: $I_{ref} \cong I_{C1} = \frac{V_{CC} - V_{BEon}}{R}$	$I_{ref} = ?$
$V_{BE1} - V_{BE2} - R_2 I_{C2} = 0$ Se presupune $I_{E2} \cong I_{C2}$ Această relație permite scrierea tensiunii V_{BE} în funcție de curentul de colector: $V_T \ln \frac{I_{C1}}{I_{S1}} - V_T \ln \frac{I_{C2}}{I_{S2}} - R_2 I_{C2} = 0$ sau altfel scris:	

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 2

Surse de tensiune și referințe de tensiune

Scopul lucrării: *Formarea unei imagini de ansamblu asupra rolului unei surse de tensiune, respectiv referințe de tensiune folosită în structura internă a unui circuit integrat analogic.*

Obiective:

- *Înțelegerea modului de funcționare a unei surse de tensiune/referințe de tensiune;*
- *Familiarizarea cu parametrii și valorile specifice dimensionării unei surse de tensiune/referință de tensiune.*

Aspecte teoretice

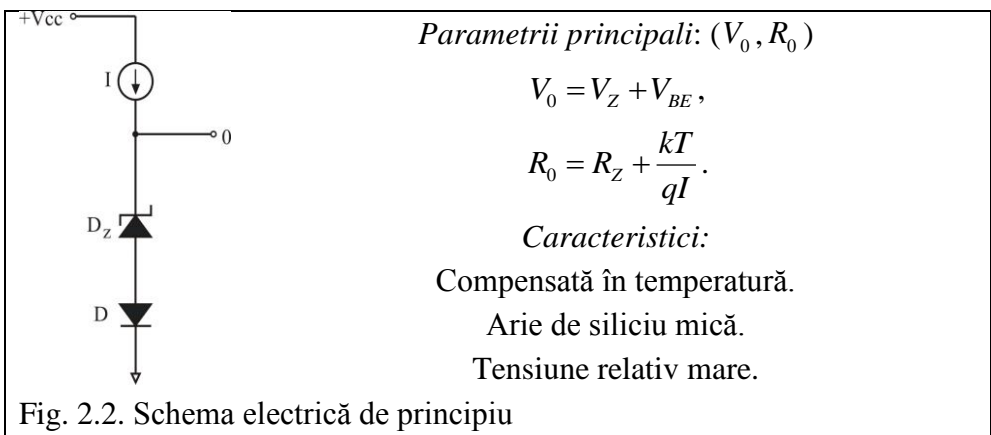
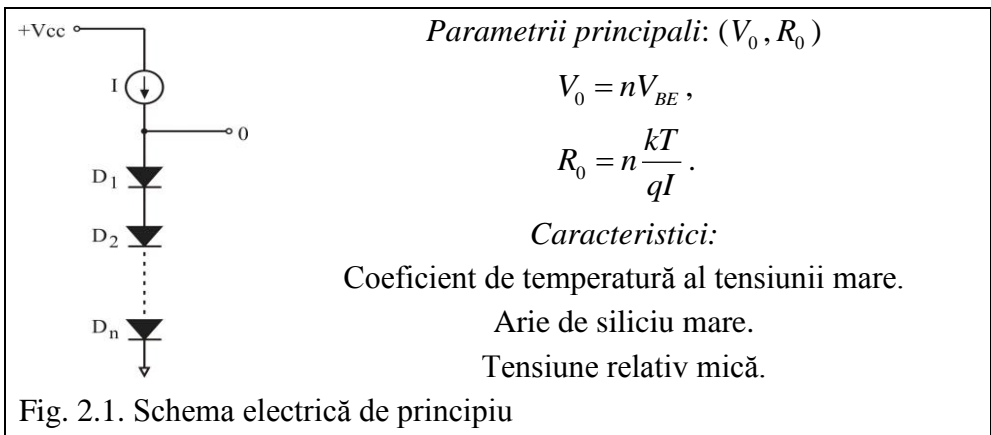
2.1. Introducere

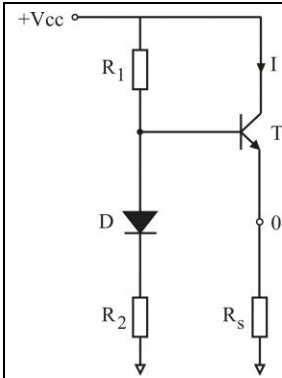
Multe din circuitele integrate prezintă configurații care au în structura lor *surse interne de tensiune*. Aceste surse de tensiune trebuie să prezinte o impedanță de curent alternativ mică, o stabilitate a tensiunii la variațiile tensiunii de alimentare, respectiv temperaturii. Totodată, tensiunea la ieșire

trebuie să fie aproximativ constantă, independentă de sarcina sau curentul de ieșire, fiind în același timp un circuit complementar sursei de curent constant. Configurațiile care prezintă o impedanță mică poartă numele de *surse de tensiune*, iar cele care asigură o tensiune constantă, insensibilă la variațiile tensiunii de alimentare și temperaturii sunt numite *surse de tensiune constantă* sau *referințe de tensiune*.

În tabelul 2. 1 se prezintă diverse configurații de surse de tensiune utilizate în structura circuitelor integrate analogice 1 [1].

Tabelul 2.1. Surse de tensiune utilizate în circuitele integrate lineare [1].





Parametrii principali: (V_0, R_0)

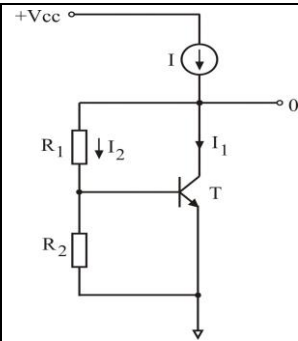
$$V_0 = \frac{R_2}{R_1 + R_2} (V_{cc} - V_{BE}),$$

$$R_0 = \frac{kT}{qI} + \frac{1}{\beta} \frac{R_1 R_2}{R_1 + R_2}.$$

Caracteristici:

Total nestabilizată în raport cu V_{cc} .

Fig. 2.3. Schema electrică de principiu



Parametrii principali: (V_0, R_0)

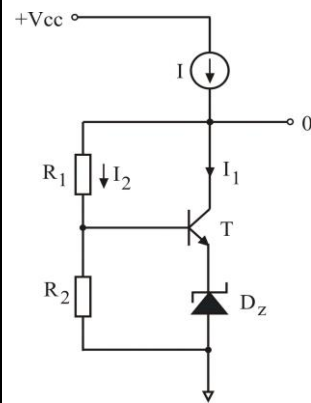
$$V_0 = V_{BE} \left(1 + \frac{R_2}{R_1} \right),$$

$$R_0 = \frac{R_1}{\beta_0} + \frac{R_1 + R_2}{g_m R_2}, \quad g_m = \frac{qI_1}{kT}.$$

Caracteristici:

Folosește reacția șunt-șunt.

Fig. 2.4. Schema electrică de principiu



Parametrii principali: (V_0, R_0)

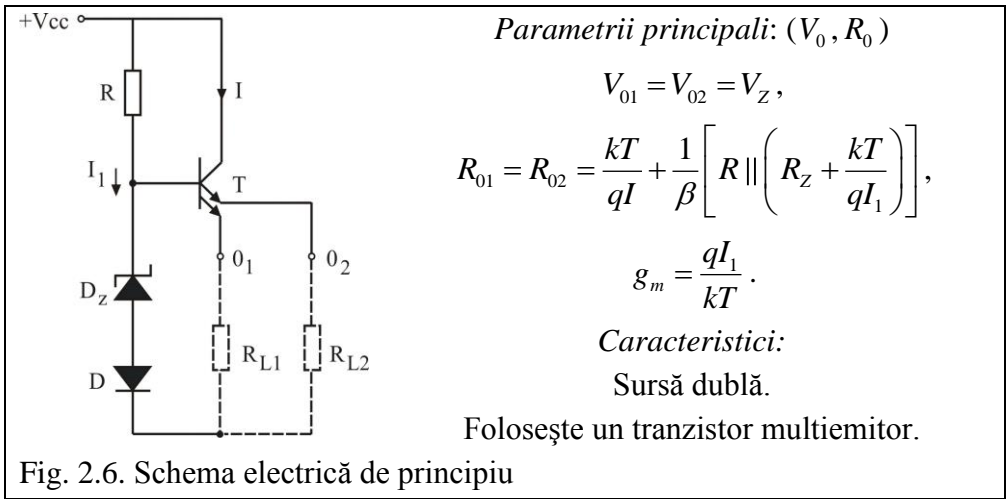
$$V_0 = (V_Z + V_{BE}) \left(1 + \frac{R_2}{R_1} \right),$$

$$R_0 = \frac{R_1}{\beta_0} + \frac{R_1 + R_2}{g_m R_2}, \quad g_m = \frac{qI_1}{kT}.$$

Caracteristici:

Furnizează $V_0 > V_Z$ fără a folosi diode Zener speciale.

Fig. 2.5. Schema electrică de principiu



2.2. Referințe de tensiune

Întrucât referințele de tensiune nu trebuie să furnizeze curenți de valori mari, valoarea mică a rezistenței interne nu mai prezintă așa mare importanță. Față de sursele de tensiune, la referințele de tensiune este de interes stabilitatea tensiunii furnizate în raport cu variațiile temperaturii, respectiv tensiunii de alimentare. Pe aceste considerente au fost proiectate diverse configurații de referințe de tensiune.

2.2.1. Referințe de tensiune cu diodă Zener

În fig. 2.7 se prezintă o schemă de principiu cu o referință de tensiune compenată în temperatură, întâlnită la circuitele integrate stabilizatoare de tensiune, unde generatorul de curent I poate fi o sursă de curent realizată cu tranzistoare pnp.

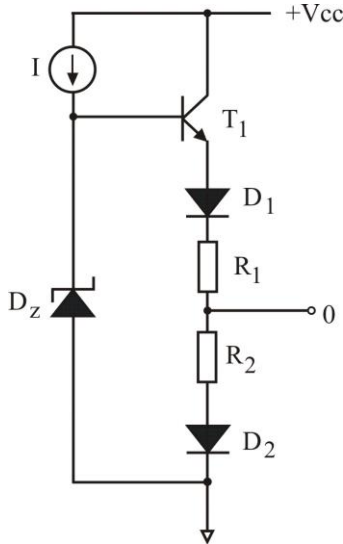


Fig. 2.7. Referință de tensiune realizată cu diodă Zener (compensată în temperatură).

Așa cum se observă în fig. 2.7, dacă se presupune că pe fiecare joncțiune căderea de tensiune este egală cu V_{BE} , tensiunea de alimentare $+V_{cc}$ este mai mare decât V_Z cu cel puțin 2V, atunci următorii parametri prezintă relațiile [1], [2]:

- curentul de emitorul tranzistorului T_1 :

$$I_1 = \frac{V_Z - 3V_{BE}}{R_1 + R_2}, \quad (2.1)$$

- tensiunea de ieșire V_o :

$$V_o = R_2 I_1 + V_{BE} = \frac{V_Z R_2 + V_{BE} (R_1 - 2R_2)}{R_1 + R_2}, \quad (2.2)$$

- rezistența de ieșire R_o :

$$R_o = R_2 \parallel \left(R_1 + \frac{r_\pi + r_z}{\beta + 1} \right). \quad (2.3)$$

Aspecte practice

Desfășurarea lucrării

Se are în vedere analiza unei surse simple de tensiune (fig. 2.8 a)), respectiv a unei surse de tensiune de precizie medie.

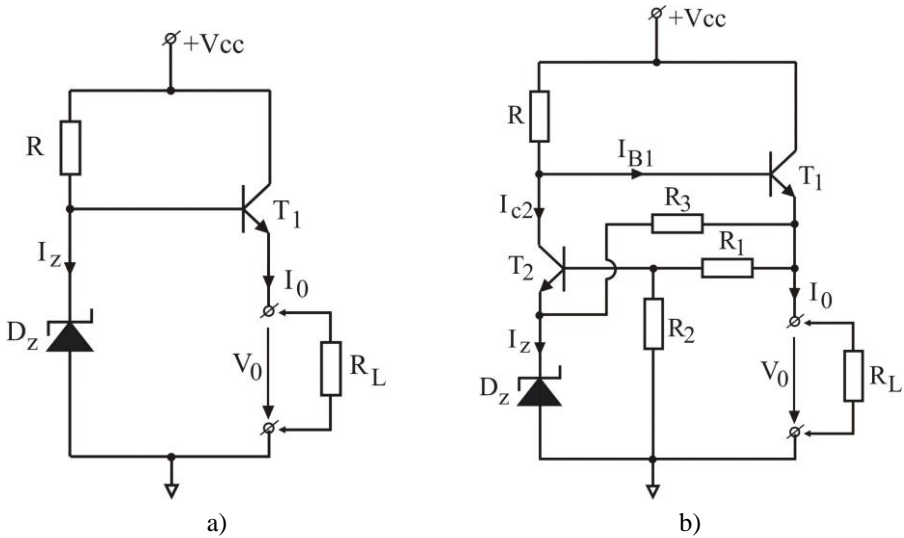


Fig. 2.8. Reprezentarea schematică a unei surse de tensiune: a) sursă simplă de tensiune; b) sursă de tensiune de precizie medie.

În fig. 2.8 a), tensiunea de ieșire V_0 este comparată cu tensiunea de referință dată de dioda Zener direct pe baza tranzistorului T_1 , care reprezintă dispozitivul de control. Valoarea rezistenței R este dictată de relația:

$$R = \frac{V_i - V_z}{I_z + \frac{I_0}{\beta + 1}}, \quad (2.4)$$

Întrucât la intrare se aplică o plajă mai mare de tensiune, atunci valoarea rezistorului R trebuie dimensionată între limitele:

$$R_{max} = \frac{V_{i\min} - V_z}{I_{z\min} + \frac{I_{0\max}}{\beta_{\min} + 1}}, \quad (2.5)$$

respectiv:

$$R_{\min} = \frac{V_{i\max} - V_Z}{I_{Z\max} + \frac{I_{0\min}}{\beta_{\max} + 1}}. \quad (2.6)$$

În fig. 2.8 b), se regăsește schema unei surse de tensiune de precizie medie sau altfel spus, stabilizator serie cu amplificator de eroare. Se observă că tranzistorul T_2 are rol de comparator și amplificator de eroare, în timp ce tranzistorul T_1 reprezintă dispozitivul de control.

Rezistența R_3 asigură curentul de polarizare pentru dioda de referință D_Z și trebuie dimensionată astfel încât valoarea curentului variabil I_{C2} să nu afecteze tensiunea de referință ($I_3 \gg I_{C2}$). Valoarea rezistenței R_3 trebuie să satisfacă relațiile [3]:

$$R_{3\max} = \frac{V_{0\max} - V_Z}{I_{Z\min}}, \quad (2.7)$$

respectiv:

$$R_{3\min} = \frac{V_{0\min} - V_Z}{I_{Z\max}}. \quad (2.8)$$

Rezsitorul R asigură curentul de polarizare pentru tranzistorul T_1 și colectorul tranzistorului T_2 . Valoarea acestuia este dictată de relația:

$$R_{\max} = \frac{V_{i\min} - V_{BE} - V_0}{I_{C2\min} + I_{B\max}}, \quad (2.9)$$

Rezsitoarele R_1 și R_2 vor fi alese astfel încât valoarea curentului prin acestea să nu fie mult mai mare decât valoarea curentului de bază al tranzistorului T_2 .

I. Sursa simplă de tensiune

1. Se identifică pe plăcuța de cablaj imprimat sursa simplă de tensiune (Fig. 2.8 a)).

2. Se desenează în referat schema sursei simple de tensiune.
3. Se alege tranzistorul de tip npn (BD 139), respectiv dioda Zener PL5V2Z. Se determină valoarea rezistenței R , dar și valoarea maximă, respectiv minimă.
4. Se realizează practic pe plăcuța de cablaj imprimat schema din fig. 2.8 a).
5. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare.
6. Se modifică rezistența de sarcină R_L și se măsoară valoarea tensiunii de ieșire V_0 pentru fiecare valoare a rezistenței R_L .
7. Se modifică valoarea tensiunii de alimentare V_{CC} (de la +1V până la +10V) și se notează valoarea tensiunii de ieșire V_0 pentru fiecare valoare a tensiunii V_{CC} .
8. Se trasează caracteristicile $V_0 = f(R_L), V_0 = f(V_{CC})$.

II. Sursa de tensiune de precizie medie

1. Se identifică pe plăcuța de cablaj imprimat sursa de tensiune de precizie medie, fig. 2.8 b).
2. Se desenează în referat schema sursei de tensiune de precizie medie.
3. Se aleg cele două tranzistoare de tip npn (BD 135, BD 139) și o diodă Zener PL5VZ. Se determină valorile rezistențelor R și R_3 (valoarea maximă, respectiv minimă), și aleg rezistoarele R_1 și R_2 , astfel încât valoarea curentului prin acestea să nu fie mult mai mare decât valoarea curentului de bază al tranzistorului T_2 .
4. Se realizează practic pe plăcuța de cablaj imprimat schema din fig. 2.8 b).
5. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare.
6. Se modifică rezistența de sarcină R_L și se măsoară valoarea tensiunii de ieșire V_0 pentru fiecare valoare a rezistenței R_L .

7. Se modifică valoarea tensiunii de alimentare V_{CC} (până la +15V) și se notează valoarea tensiunii de ieșire V_0 pentru fiecare valoare a tensiunii V_{CC} .
8. Se trasează caracteristicile $V_0 = f(R_L), V_0 = f(V_{CC})$.

II. Studiul unei referințe de tensiune stabilizată termic: circuitul integrat LM199/299/399

Fiecare subgrupă de studenți va primi foaia de catalog a circuitului LM 199/299/399 (National Semiconductor). Se va analiza structura internă a acestui integrat evidențiindu-se modul de funcționare a circuitului de stabilizare termică, respectiv a circuitului referință de tensiune, ambele configurații fiind plasate pe aceeași capsulă. De asemenea, se vor studia și aplicațiile tipice ale acestei familii de circuite.

Bibliografie

- [1] C. Bulucea, M. Vais, H. Profeta, Circuite integrate liniare, Editura Tehnică, București, 1975.
- [2] Gh. Pana, *Analog Integrated Circuits*, Course book, Transilvania University of Brașov, 1997, <http://vega.unitbv.ro/~pana/cia.c/Capitolul%203.pdf>, Accesat 12 noiembrie 2018.
- [3] <https://pdfslide.net/documents/2-circuite-electronice-fundamentale-electronice-fundamentale-unor-surse-de-alimentare.html?h=document.onl>, Accesat 12 noiembrie 2018.

$R_2 I_{C2} = V_T \ln \frac{I_{C1}}{I_{C2}} .$	
Dacă se consideră tranzistoarele identice ($I_{S1} = I_{S2}$), vom avea: $R_2 = \frac{1}{I_{C2}} V_T \ln \frac{I_{C1}}{I_{C2}}$	$R_2 = ?$
Rezistența de ieșire va fi de forma: $R_0 = r_0 \left(1 + \frac{I_{C2} R_2}{V_T} \right) = \frac{V_A}{I_{C2}} \left(1 + \frac{I_{C2} R_2}{V_T} \right)$	$R_0 = ?$

Concluzii

Bibliografie

- [1] Paul R. Gray, Rober G. Meyer, *Circuite integrate analogice. Analiză și proiectare*, Traducere Mircea Bodea, Editura Tehnică, București, 1983.
- [2] C. Popa, *Circuite integrate analogice. Surse de curent. Surse de tensiune*, Editura Matrix Rom, București, 1999.
- [3] C. Harja, *Circuite integrate analogice. Curs*, Universitatea Tehnică „Gheorghe Asachi” din Iași, http://iota.ee.tuiasi.ro/~charja/CIA/CIA_Curs.pdf Accesat 10 februarie 2014.
- [4] Anca Manolescu, A. Manolescu, I. Mihuț, T. Mureșan, L. Turic, *Circuite integrate liniare*, Editura Didactică și Pedagogică București, 1983.
- [5] Anca Manuela Manolescu, *Analog integrated circuits*, Editura Foton International, București, 1999.

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 3

Amplificatorul diferențial

Scopul lucrării: *Înțelegerea modului de proiectare și comportare a unui amplificator diferențial ținând cont de o serie de parametri specifici.*

Obiective:

- *Determinarea teoretică și experimentală a amplificărilor de mod diferențial și de mod comun, de transfer de la modul diferențial la modul comun și de transfer de la modul comun la modul diferențial;*
- *Determinarea factorului de discriminare și a factorul de rejecție a modului comun.*

Aspecte teoretice

3.1. Etaje de amplificare diferențiale

Etajele de amplificare diferențiale se regăses cel mai adesea în configurația circuitelor integrate analogice, atât ca etaje de intrare, dar și ca etaje intermediare de amplificare. Un avantaj al acestor circuite constă în faptul că pot fi conectate în cascadă, direct, fără capacități de cuplaj.

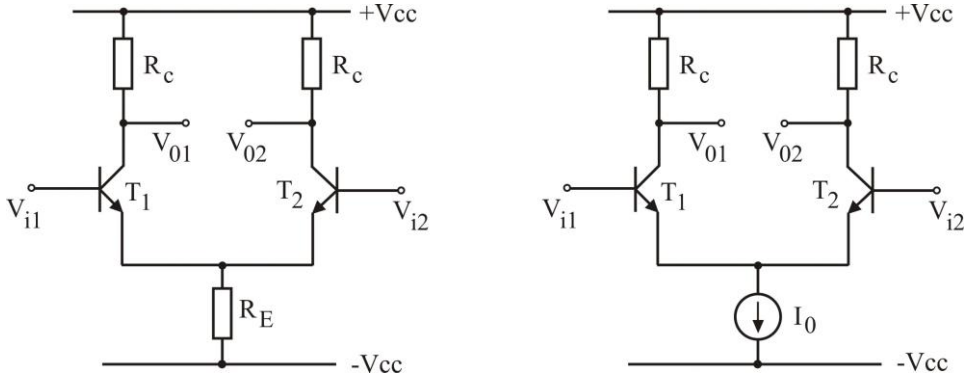


Fig. 3.1. Schema unui etaj de amplificare diferențial realizat cu tranzistoare bipolare: a - cu rezistență în emitoarele comune; b - cu sursă de curent constant.

În fig. 3.1 se prezintă schema clasică a unui etaj de amplificare diferențial realizat cu tranzistoare bipolare, unde se observă că: în cazul a), polarizarea în punctul comun al emitoarelor T_1 și T_2 se realizează printr-o simplă rezistență R_E , iar în cazul b) aceasta se realizează printr-o sursă de curent constant, cu valoarea I_0 .

3.2. Parametrii amplificatoarelor diferențiale

Pentru a caracteriza comportarea dinamică în regim sinusoidal a unui etaj de amplificare diferențial, este necesar să se definească două tipuri de parametri caracteristici: de mod diferențial și de mod comun.

Tensiunile de mod comun reprezintă semisuma tensiunilor măsurate în raport cu masa, în două puncte omoloage circuitului.

Tensiunile de mod diferențial reprezintă semidiferența tensiunilor față de masă, în două puncte omoloage ale circuitului.

De regulă, *semnalele de mod diferențial sunt semnale utile*, iar *semnalele de mod comun sunt perturbatoare*. În condițiile de mai sus, se definesc *parametrii caracteristici* [1], [2], [3], [4], [5]:

- tensiunea de intrare de mod diferențial:

$$V_{id} = \frac{V_{i1} - V_{i2}}{2}, \quad (3.1)$$

- tensiunea de intrare de mod comun:

$$V_{ic} = \frac{V_{i1} + V_{i2}}{2}, \quad (3.2)$$

- tensiune de ieșire de mod diferențial:

$$V_{od} = \frac{V_{o1} - V_{o2}}{2}, \quad (3.3)$$

- tensiunea de ieșire de mod comun:

$$V_{oc} = \frac{V_{o1} + V_{o2}}{2}. \quad (3.4)$$

În același mod pot fi definiți și curenții de intrare și de ieșire de mod diferențial și de mod comun.

Tensiunilor de mod diferențial și de mod comun, de intrare și de ieșire le corespund patru tipuri de amplificări [1], [2], [3], [4], [5]:

- amplificarea de mod diferențial:

$$A_{dd} = \left. \frac{V_{od}}{V_{id}} \right|_{V_{ic}=0}, \quad (3.5)$$

- amplificarea de mod comun:

$$A_{cc} = \left. \frac{V_{oc}}{V_{ic}} \right|_{V_{id}=0}, \quad (3.6)$$

- amplificarea de transfer de la modul diferențial la modul comun:

$$A_{cd} = \left. \frac{V_{oc}}{V_{id}} \right|_{V_{ic}=0}, \quad (3.7)$$

- amplificarea de transfer de la modul comun la modul diferențial:

$$A_{dc} = \left. \frac{V_{od}}{V_{ic}} \right|_{V_{id}=0}. \quad (3.8)$$

Întrucât semnanle utile sunt cele de mod diferențial, *etajele de amplificare diferențiale trebuie să maximizeze valoarea amplificării de mod diferențial și să minimizeze valoarea amplificării de mod comun.*

Capacitatea amplificatorului diferențial de a separa efectul util al tensiunii de intrare de mod diferențial de efectul perturbator al tensiunii de intrare de mod comun poartă numele de *factor de discriminare*, fiind definit de relația:

$$F = \frac{A_{dd}}{A_{cc}}. \quad (3.9)$$

Capacitatea amplificatorului diferențial de a separa tensiunea de ieșire diferențială datorată tensiunii de intrare diferențiale de tensiunea de ieșire diferențială datorată unei tensiuni de intrare de mod comun se definește prin *factorul de rejecție a modului comun* (RRMC). RRMC este caracteristic etajelor de amplificare neîmperecheate perfect și este de forma:

$$RRMC = \frac{A_{dd}}{A_{dc}}. \quad (3.10)$$

În mod similar se definește și *factorul de rejecție a modului diferențial* (RRMD):

$$RRMD = \frac{A_{cc}}{A_{cd}}. \quad (3.11)$$

Tensiunea de mod diferențial la ieșire este de forma:

$$V_{od} = \alpha_0 I_0 R_C \tanh\left(\frac{V_{id}}{2V_T}\right), \quad (3.12)$$

Relația (3.12) reprezintă caracteristica de transfer $V_{od} = f(V_{id})$ a unui amplificator diferențial.

În baza relației (3.12), în fig. 3.2 se prezintă dependența între tensiunea de ieșire V_{od} și tensiunea de intrare V_{id} . În momentul când tensiunea de intrare este zero ($V_{id} = 0$, deci în repaus), tensiunea de ieșire a etajului diferențial va fi tot zero ($V_{od} = 0$). Acest aspect se constituie ca un avantaj al etajului de amplificare diferențial, în sensul că, circuitul permite

conectarea directă în cascadă a mai multor etaje, fără introducerea unor tensiuni de decalaj, adică de dezechilibru, continue.

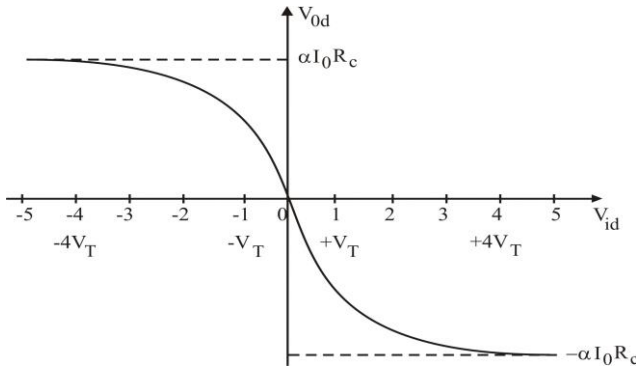


Fig. 3.2. Caracteristicile de transfer tensiune-tensiune a etajului amplificator diferențial.

Dacă amplificatorul diferențial este perfect simetric, atunci amplificările vor fi de forma [1]:

$$A_{dd} \cong -\frac{\beta R_C}{r_\pi} = -g_m R_C, \quad (3.13)$$

$$A_{cc} \cong -\frac{\beta R_C}{r_\pi + 2\beta R_E} = -\frac{g_m R_C}{1 + 2g_m R_E} \cong -\frac{R_C}{2R_E}, \quad (3.14)$$

$$A_{dc} = 0, \quad (3.15)$$

$$A_{cd} = 0, \quad (3.16)$$

unde: $g_m = \frac{I_C}{V_T}$, iar $r_\pi = \frac{\beta}{g_m}$, I_C reprezintă curentul de colector în punctul static de funcționare, R_E rezistența generatorului de curent I_0 (fig.3.1b)).

Dacă generatorul de curent I_0 este reprezentat printr-o sursă simplă de curent, atunci valoarea rezistenței R_E este dată de relația:

$$R_E \cong r_0 = \frac{1}{\eta g_m} = \frac{V_A}{I_0}, \quad (3.17)$$

În aceste condiții, factorul de discriminare devine:

$$F \cong 2g_m R_E. \quad (3.18)$$

iar RRMC devine:

$$RRMC = \infty. \quad (3.19)$$

Aspecte practice

Desfășurarea lucrării

Pentru analiza etajului diferențial se are în vedere structura circuitului integrat CA 3086, fig. 3.3, pentru care se realizează configurația de amplificator diferențial cu semnal de intrare de mod diferențial, fig. 3.4 a), respectiv de mod comun, fig. 3.4 b) [6], [7], [8].

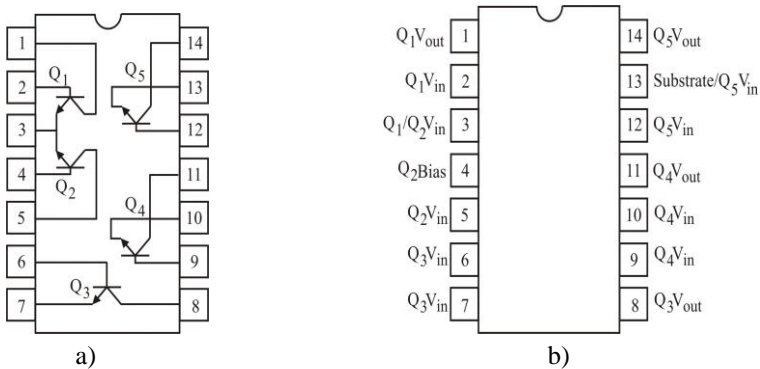
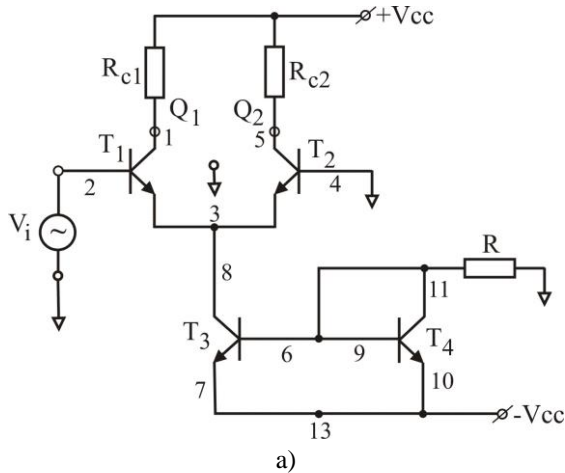


Fig. 3.3. Circuitul integrat CA 3086: a) structura internă; b) dispunerea pinilor.



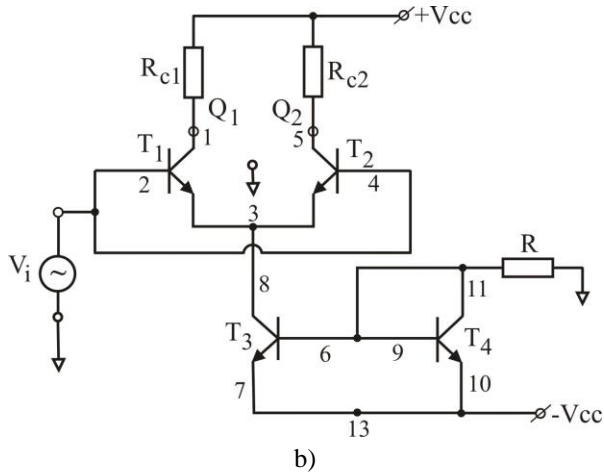


Fig. 3.4. Amplificatorul diferențial cu semnal de intrare:
a) de mod diferențial; b) de mod comun.

I. Amplificarea de mod diferențial

1. Se identifică pinii și configurația circuitului integrat CA 3086.
2. Se identifică plăcuța de cablaj imprimat cu elementele specifice ale amplificatorului diferențial (fig. 3.4 a), b)) și se desenează în referat cele două scheme.
3. Se calculează valorile teoretice ale parametrilor A_{dd} , A_{cc} , A_{dc} , A_{cd} în baza relațiilor (3.13) ... (3.16), respectiv F și $RRMC$ ținând cont de relațiile (3.18) și (3.19).
4. Se realizează legăturile electrice conform fig. 3.4 a).
5. Se aplică la intrare I_1 un semnal sinusoidal cu o frecvență de 1 ... 3 kHz și o amplitudine de 30 mV.
6. La cele două ieșiri Q1 și Q2, se conectează câte un cablu pentru canalul CH1, respectiv CH2 al osciloscopului. Se reglează amplitudinea semnalului de intrare, fără a distorsiona semnalul la ieșire (tensiunea la ieșire poate fi de aproximativ 1V).
7. Se vizualizează / salvează în memoria osciloscopului formele de undă ale tensiunii de mod diferențial de la ieșire. Se determină parametrul A_{dd} cu relația (3.5).

8. Se vizualizează / salvează în memoria osciloscopului formele de undă ale semnalului la cele două ieșiri și se determină amplitudinea de mod comun. Se determină parametrul A_{cd} cu relația (3.7)

II. Amplificarea pe mod comun

9. Se realizează legăturile electrice conform fig. 3.4 b).

10. Se aplică la intrarea I_2 un semnal sinusoidal de frecvență 1 kHz și cu o amplitudine de ordinul 1 ... 2V.

11. La cele două ieșiri Q1 și Q2, se conectează cate un cablu pentru canalul CH1, respectiv CH2 al osciloscopului.

12. Se vizualizează / salvează în memoria osciloscopului formele de undă ale semnalului de mod comun la ieșire. Se determină parametrul A_{cc} cu relația (3.6).

13. Se vizualizează / salvează în memoria osciloscopului formele de undă ale tensiunii de mod diferențial de la ieșire. Se determină parametrul A_{dc} cu relația (3.8).

14. Pe baza amplificărilor obținute pe cale experimentală, se calculează parametrii F și $RRMC$.

Valorile determinate experimental și calculate se trec în tabelul1.

Tabelul1

A_{dd}		A_{cc}		A_{dc}		A_{cd}		RRMC		F	
teor.	exp.	teor.	exp.	teor.	exp.	teor.	exp.	teor.	exp.	teor.	exp.

Bibliografie

- [1] Paul R. Gray, Rober G. Meyer, *Circuite integrate analogice. Analiză și proiectare*, Traducere Mircea Bodea, Editura Tehnică, București, 1983.
- [2] C. Harja, *Circuite integrate analogice. Curs*, Universitatea Tehnică „Gheorghe Asachi” din Iași, http://iota.ee.tuiasi.ro/~charja/CIA/CIA_Curs.pdf Accesat 10 februarie 2014.
- [3] Anca Manolescu, A. Manolescu, I. Mihuț, T. Mureșan, L. Turic, *Circuite integrate liniare*, Editura Didactică și Pedagogică București, 1983.
- [4] Anca Manuela Manolescu, *Analog integrated circuits*, Editura Foton International, București, 1999.
- [5] Gh. Pană, *Analog Integrated Circuits*, Course book, Transilvania University of Brașov, 1997, <http://vega.unitbv.ro/~pana/cia.c/Capitolul%203.pdf>, Accesat 12 noiembrie 2018.
- [6] Gh. Pană, A.V. Crăciun, *Circuite integrate analogice. Îndrumar de laborator*, Universitatea “Transilvania”, Brașov, 1999, http://vega.unitbv.ro/~pana/cia.l/Lab_CIA.pdf, Accesat 12 septemeri 2016.
- [7] http://www.infoelectronica.ro/date_upload/lucrari_m/lucr2.pdf, Accesat 25 ianuarie 2018.
- [8] <http://positron.hep.upenn.edu/wja/p364/2014/files/lab15.pdf>, Accesat 12 septemeri 2016.

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 4

Etaje de deplasare a nivelului de curent continuu

Scopul lucrării: *Înțelegerea rolului unui etaj de deplasare a nivelului de curent continuu în structura internă a unui circuit integrat analogic.*

Obiective:

- *Familiarizarea cu parametrii și valorile specifice dimensionării unui etaj de deplasare a nivelului.*

Aspecte teoretice

4.1. Etaje de deplasare a nivelului de curent continuu

În proiectarea circuitelor integrate analogice, cuplarea între etaje în curent continuu se realizează în mod direct, prin asigurarea unei compatibilități a nivelului de curent continuu de la ieșirea unui etaj cu cel de la intrarea în etajul următor. Pentru a asigura această condiție, între etajele de amplificare se utilizează *etaje de deplasare a nivelului de curent continuu*, cu rol de a modifica nivelul de ieșire de curent continuu, asigurând în același timp și o atenuare minimă a nivelului de semnal.

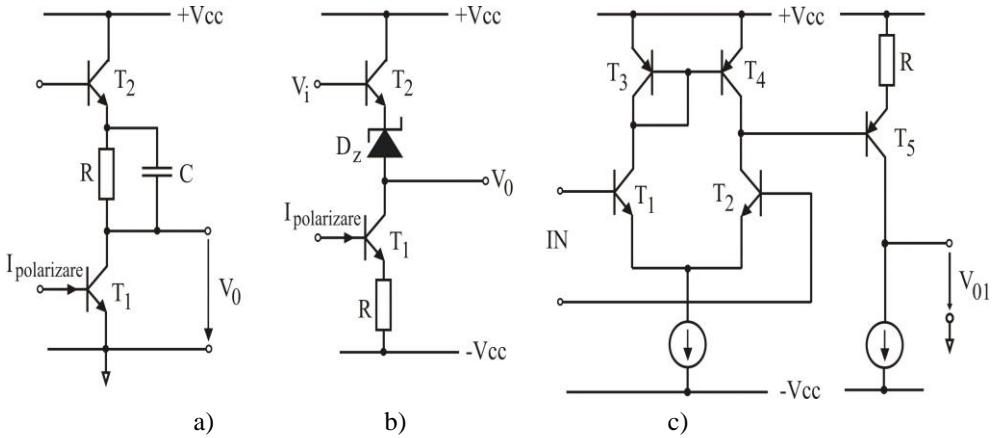


Fig. 4.1. Etaje de deplasare a nivelului de curent continuu: a – cu circuit pasiv; b – cu diodă Zener; c – cu tranzistor pnp.

În general, un etaj de deplasare a nivelului este un etaj tampon între etajele de amplificare succesive care, pentru a preveni încărcarea între acestea, trebuie să asigure o amplificare unitară, impedanță de intrare mare și impedanță de ieșire mică.

Principal, etajele de deplasare a nivelului pot fi realizate cu circuite pasive (fig. 4.1 a), însă se preferă varianta cu circuite active întrucât prezintă performanțe mult mai ridicate. Cele mai uzuale soluții sunt cele cu diodă Zener, fig. 4.1 b), respectiv cu tranzistor pnp, fig. 4.1 c).

Soluția de deplasare a nivelului cu diodă Zener, fig. 4.1 b), pune în valoare joncțiunea bază-emitor a unui tranzistor polarizat invers, ceea ce înseamnă că va asigura o cădere de tensiune de 6-7V. Se observă că acest etaj de deplasare prezintă un nivel de deplasare cu valoare fixă, multiplicarea acestei valori obținându-se prin conectarea în cascadă a mai multor diode Zener (în cazul nostru, fig. 4.1 b), avem o singură diodă Zener). Chiar dacă prezintă o rezistență de ieșire mai mică și o lărgime de bandă mai mare decât soluția anterioară (cu elemente pasive – fig. 4.1 a)), acest etaj prezintă un nivel ridicat de zgomot, fiind utilizat cu precădere la circuitele care lucrează în comutație (comparatoare și amplificatoare de sens).

Etajul de deplasare a nivelului de curent continuu cu tranzistor pnp include în structura sa tranzistorul T_5 , rezistența R_1 și o sarcină activă, așa cum se observă în fig. 4.1 c). Deplasarea nivelului de curent continuu se realizează prin intermediul tensiunii bază-colector a tranzistorului pnp, T_5 .

Această variantă de montaj permite deplasări de nivel de orice valoare până la tensiunea de străpungere a tranzistorului pnp. Totodată, prezintă o relativă independență față de variațiile tensiunii de alimentare prin utilizarea de reacții negative pe curent continuu.

Aspecte practice

Desfășurarea lucrării

În vederea realizării unei soluții de deplasare a nivelului se apelează la o configurație de tranzistor compus *pnp-npn*, astfel încât performanțele limitate pe care le asigură tranzistorul *pnp* să fie combinate cu cele ale unui tranzistor *npn*, rezultând o structură care asigură în condiții optime funcția de deplasare a nivelului. În fig. 4.2. se prezintă un etaj de deplasare a nivelului cu tranzistor compus *pnp-npn*.

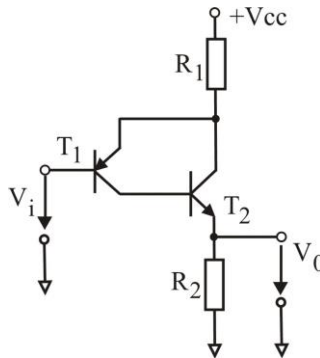


Fig. 4.2. Etaje de deplasare a nivelului cu tranzistor compus *pnp-npn*.

În curent continuu, tensiunea de ieșire V_2 poate fi scrisă de forma [1]:

$$V_0 = R_2 I_1 = \frac{R_2}{R_1} (V_{cc} - V_{BE} - V_1). \quad (4.1)$$

Se constată că nivelul de deplasare este dat de raportul celor două rezistoare, R_1 , R_2 .

În curent alternativ, la frecvențe joase, răspunsul etajului se determină considerând structura compusă *pnp-npn* ca un singur tranzistor *pnp*, unde factorul de amplificare în curent redus al tranzistorului *pnp* (β_1) este multiplicat de factorul de amplificare în curent al tranzistorului *npn* (β_2). În aceste condiții putem scrie [1]:

$$A_v \cong -\frac{R_2}{R_1}. \quad (3.2)$$

$$R_i = \beta_1 (\beta_2 + 1)(r_{x1} + r_{\pi1}). \quad (3.3)$$

$$R_0 \cong R_2. \quad (3.4)$$

Se constată că la acest tip de etaj de deplasare a nivelului impedanța de ieșire prezintă o valoare relativ ridicată, ceea ce se constituie ca un dezavantaj al etajului.

I. Etajul de deplasare a nivelului

1. Se identifică pe plăcuța de cablaj imprimat etajul de deplasare a nivelului (Fig. 4.2).
2. Se desenează în referat schema etajului de deplasare a nivelului.
3. Se alege cele două tranzistoare de tip npn/pnp (BC 109/BC177) și în funcție de foile de catalog se determină valorile celor două rezistoare pentru o tensiune de alimentare de $\pm 10V$.
4. Cu valorile date se determină parametrii: R_i , R_0 , A_v .
5. La borna de intrare se aplică un semnal sinusoidal. Se determină amplificarea în tensiune, respectiv frecvența de tăiere a etajului.
6. Se înlocuiește semnalul sinusoidal cu un semnal dreptunghiular vizualizându-se comportarea etajului la salturile de tensiune. Se determină timpul de întârziere.
7. Se înlocuiește rezistența R_1 cu o rezistență variabilă și se urmărește variația tensiunii de ieșire V_0 .

II. Studiul unor etaje de deplasare a nivelului din structura diferitelor circuite integrate analogice.

Fiecare subgrupă de studenți va primi diverse configurații de circuite integrate analogice. Se va identifica și analiza modul de funcționare a etajului de deplasare a nivelului specific fiecărei configurații.

III. Se elaborează concluziile pentru etajul de deplasare a nivelului studiat.

Concluzii:

Bibliografie

[1] C. Bulucea, M. Vais, H. Profeta, *Circuite integrate liniare*, Editura Tehnică, București, 1975.

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 5

Etaje de ieșire (finale)

Scopul lucrării: *Înțelegerea modului de funcționare a unui etaj de ieșire (final) din structura internă a unui circuit integrat analogic.*

Obiective:

- *Familiarizarea cu schemele electrice, parametrii și valorile specifice ale unui etaj de ieșire;*
- *Determinarea unor parametri din configurația unui etaj de ieșire cu circuit de polarizare cu diode.*

Aspecte teoretice

5. Etaje de ieșire

Etajele de ieșire sau etajele finale ale circuitelor integrate analogice sunt relativ similare cu etajele de ieșire realizate cu componente discrete, diferența fiind dată de condițiile impuse de realizarea tehnologică în structura monolitică. Etajele finale trebuie să îndeplinească o serie de condiții:

- să asigure transferul optim de putere la sarcină la un nivel acceptabil de distorsiuni ale semnalului;
- impedanță de ieșire cât mai mică, astfel încât funcționarea etajului să nu fie dependentă de sarcină;
- consum mic de putere în absența semnalului (să prezinte randament ridicat);
- asigurarea unei lărgimi de bandă proprii, care să nu limiteze răspunsul în frecvență al circuitului integrat;
- cuplare comodă a sarcinii.

Cele mai utilizate configurații de etaje de ieșire folosite în structura circuitelor integrate analogice sunt realizate cu funcționare în clasă A, B și AB.

5.1. Etaje de ieșire clasă A

Etajele de ieșire clasă A utilizate în proiectarea circuitelor integrate analogice pot fi cu tranzistorul amplificator în conexiune emitor comun, bază comună și colector comun. Etajul de ieșire colector comun, cunoscut și sub denumirea de repetor pe emitor este configurația cea mai indicată din punct de vedere tehnologic, întrucât asigură în același timp și o polarizare mai ușoară a etajului final.

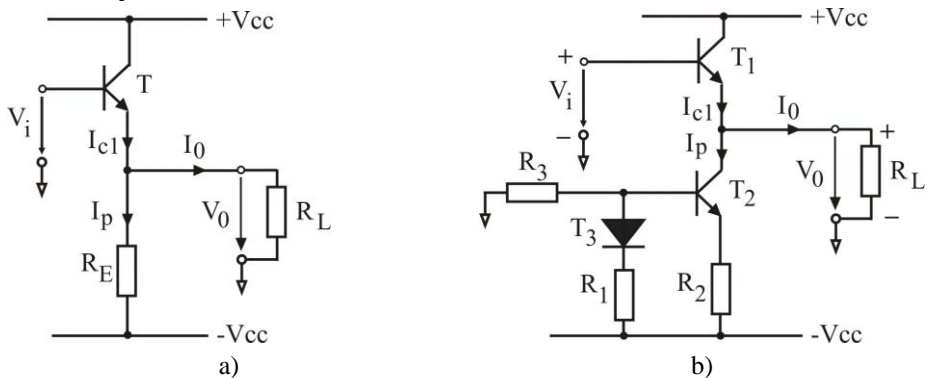


Fig. 5.1. Etaje de ieșire repetor pe emitor: a – polarizat cu rezistență; b – polarizat cu sursă de curent.

În fig. 5.1 se prezintă schema unui etaj de ieșire clasă A, realizat în conexiune colector comun (repetor pe emitor), a) – polarizat cu sarcină rezistivă, respectiv b) – polarizat cu sarcină activă.

5.2. Etaje de ieșire clasă B

Etajele de ieșire clasă A prezintă ca dezavantaje majore un randament mic, respectiv putere disipată mare chiar și în absența semnalului util, ceea ce înseamnă o creștere a ariei cipului și implicit costuri economice. Rezolvarea acestor neajunsuri se realizează prin proiectarea unor etaje de ieșire în contratimp clasă B, care au un randament ridicat, iar puterea disipată în repaus este aproape nulă. Aceste avantaje determină cu precădere utilizarea acestui tip de etaj în proiectarea circuitelor integrate analogice.

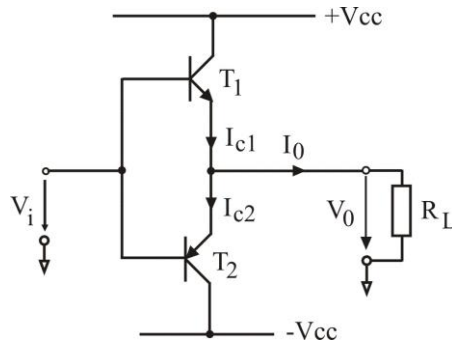


Fig. 5.2. Etaj de ieșire contratimp clasă B.

Configurația unui asemenea etaj de ieșire în clasă B este realizată din două dispozitive active care, la apariția unui semnal la intrarea etajului, cele două dispozitive conduc alternativ, câte unul pe fiecare semialternanță, de unde provine și denumirea de *etaj contratimp*.

În fig. 5.2 se prezintă schema tipică a unui etaj de ieșire contratimp clasă B, echipat cu tranzistoare complementare, unul *npn*, (T_1) și celălalt *pnp*, (T_2), ambele lucrând în conexiune colector comun.

Valoarea maximă a tensiunii de ieșire $V_{o\max}$ pe sarcină este aproximativ egală cu valoarea tensiunii de alimentare [1], [2]:

$$V_{o\max} = V_{CC} - V_{CES} \cong V_{CC}, \quad (5.1)$$

iar tensiunea de ieșire va avea o relație de forma:

$$V_0 = kV_{o\max} = kV_{CC}, \quad (5.2)$$

unde k reprezintă factorul de utilizare a tensiunii de alimentare, $k = [0...1]$.

În condițiile date de relația (5.2), amplitudinea curentului în sarcină I_0 (presupus sinusoidal), va fi egală cu valoarea maximă a curenților de colector a celor două tranzistoare.

$$I_0 = \frac{V_0}{R_L} = k \frac{V_{CC}}{R_L} = I_{C1} = I_{C2} = I_C. \quad (5.3)$$

Un aspect caracteristic al acestor etaje de ieșire este *neliniaritatea* sau „*zona moartă*” din jurul oringinii, corespunzător trecerii conducției de pe un tranzistor pe celălalt, având ca rezultat *distorsiuni de trecere*.

5.3. Etaje de ieșire contratimp clasă A-B

Etajele de ieșire în clasă B au un randament ridicat și un consum redus de curent de la sursele de alimentare. Totuși, aceste etaje de ieșire prezintă o „zonă moartă”, cu lățimea de $2V_{BE} \cong 1,2V$ în jurul valorii zero a semnalului de intrare, ceea ce face ca ambele tranzistoare să fie blocate. Consecință a acestui aspect, etajul final clasă B determină apariția unor distorsiuni de neliniaritate sau distorsiuni de trecere. Cum aceste etaje dau rezultate foarte bune în zona de frecvențe joase, pentru a obține aceleași rezultate și la frecvențe medii sau înalte se impune liniarizarea caracteristicii de transfer a etajului final. Totodată, prepolarizarea tranzistoarelor finale se va realiza de către un etaj prefinal, care va funcționa de obicei în clasă A.

Etajul prefinal trebuie să îndeplinească o serie de condiții, cum ar fi:

- asigurarea unei prepolarizări a tranzistoarelor finale în vederea funcționării lor în clasă A-B, prin realizarea unui compromis optim între lățimea zonei moarte și puterea disipată în repaus;
- să asigure randament cât mai bun printr-o utilizare cât mai optimă a factorului de utilizare a tensiunii de alimentare;
- să evite ambalarea termică prin asigurarea unui regim stabil cu temperatura;
- să permită un control precis al curentului de prepolarizare (repas).

În consecință, prepolarizarea tranzistoarelor finale se poate realiza în mai multe moduri:

- prin intermediul unui rezistor conectat între bazele tranzistoarelor finale, fig. 5.3;
- prin utilizarea a două joncțiuni polarizate direct, fig. 5.4;
- prin utilizarea unei diode multiplicatoare, fig. 5.5.

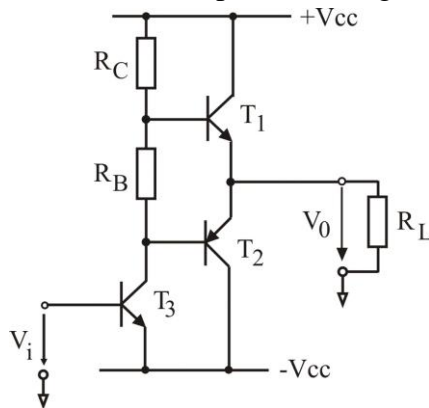


Fig. 5.3. Circuit de polarizare cu rezistor.

În fig. 5.3 se prezintă un circuit de prepolarizare a tranzistoarelor finale prin intermediul unui rezistor R_B , conectat între bazele acestora. Funcționarea tranzistoarelor T_1 și T_2 în clasă A-B va fi asigurată de căderea de tensiune de pe rezistorul R_B .

O soluție care se poate integra în structura monolită a unui circuit integrat constă în utilizarea în circuitul de prepolarizare a două joncțiuni

polarizate direct și poziționate în paralel cu bazele tranzistoarelor finale, așa cum se observă în fig. 5.4.

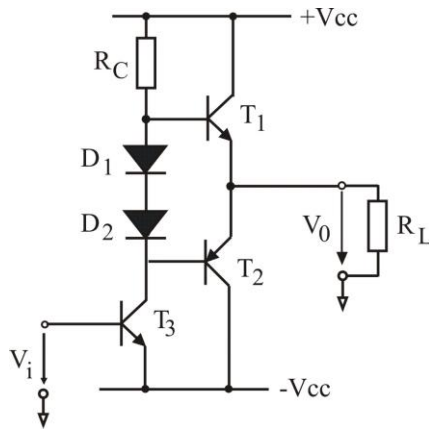


Fig. 5.4. Circuit de polarizare diode.

Pentru a îmbunătăți circuitele de prepolarizare de mai sus, în fig. 5.5 a) se prezintă o altă variantă care între bazele celor două tranzistoare finale folosește un tranzistor, T și două rezistoare, R_a și R_b , circuitul formând astfel o diodă multiplicată, fig. 5.5 b).

Dacă pentru tranzistorul T se neglijează curentul de bază, atunci se poate scrie:

$$\frac{V_{BE}}{V_{CE}} = \frac{R_b}{R_b + R_a}, \quad (5.4)$$

sau altfel scris:

$$V_{CE} = V_{BE} \left(1 + \frac{R_a}{R_b} \right). \quad (5.5)$$

Din relația (5.5), se observă că prin reglarea raportului rezistențelor $\frac{R_a}{R_b}$ se poate regla valoarea tensiunii V_{CE} a tranzistorului T , respectiv valoarea tensiunii aplicate între bazele celor două tranzistoare finale, la orice valoare mai mare decât V_{BE} . Tocmai la această „acțiune”, configurația

realizată din tranzistorul T și cele două rezistoare, R_a și R_b , poartă numele de *diodă multiplicată*.

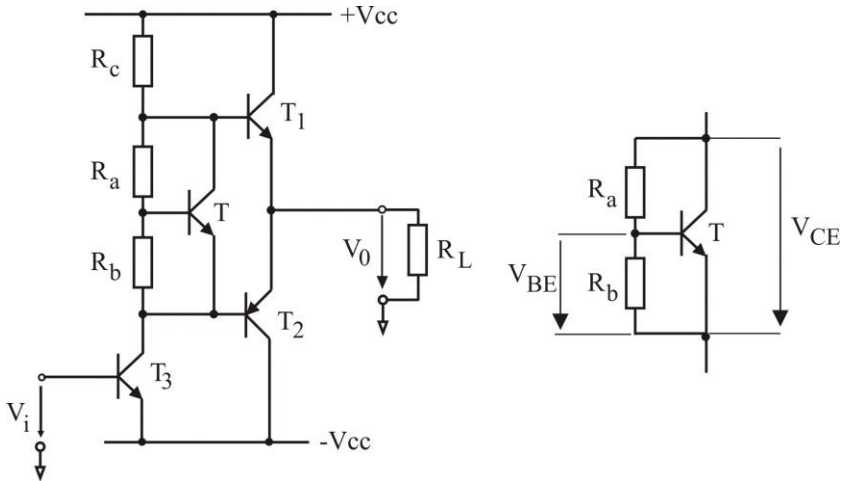


Fig. 5.5. Circuit de polarizare cu diodă multiplicatoare: a – schema de principiu; b – schema de principiu a unei diode multiplicative.

Aspecte practice

I. Desfășurarea lucrării

Pentru analiza unui etaj de ieșire se consideră circuitul cu polarizare cu diode, fig. 5.6 [3], [4], [5]. Comparabil cu fig. 5.4, în fig. 5.6 se observă că rezistența R_C a fost realizată din două rezistențe R_{C1} , respectiv R_{C2} , identice, legate în serie. De punctul median al celor două rezistențe se leagă un condensator C_B de capacitate relativ mare, care va modifica rezistența dinamică a etajului final astfel încât să se obțină o tensiune maximă pentru comanda etajului final. Această ridicare a potențialului în punctul median al celor două rezistoare se realizează prin metoda bootstrap.

Repetorul având amplificarea unitară, terminalele rezistorului R_{C2} vor avea variații de potențial identice, ceea ce va determina un curent prin rezistență constant. Totodată, colectorul tranzistorului T_3 vede ceva similar

ca o sursă de curent constant, iar întreaga variație a curentului său este dirijată către baza tranzistorului.

În vederea stabilirii valorii de curent continuu a ieșirii la 0V, polarizarea tranzistorului T_3 se realizează prin intermediul unei reacții negative de la ieșire către baza acestuia. Pentru că montajul va funcționa și în curent alternativ, reacția este asigurată prin intermediul grupului de rezistențe R_{p1} , R_{p2} .

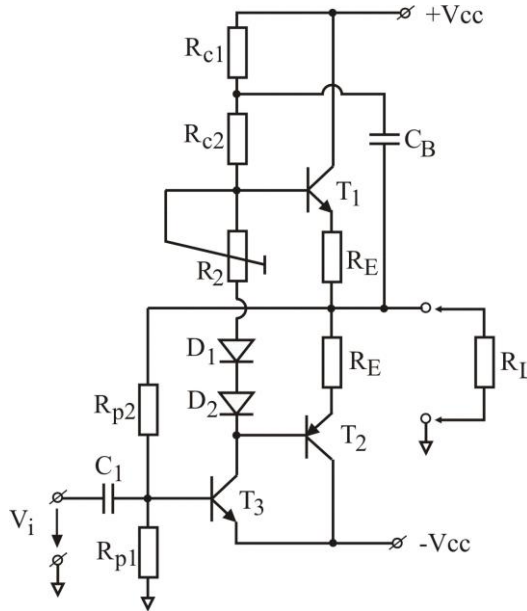


Fig. 5.6. Schema unui etaj de ieșire cu circuit de polarizare cu diode.

Calculul puterii medii absorbite de la sursele de alimentare [1], [2] [6]:

Valoarea medie a curentului debitat din cele două surse este de forma:

$$I_{sursă} = \frac{1}{\pi} I_C \cdot \quad (5.6)$$

Altfel scris:

$$I_{sursă} = \frac{1}{\pi} k \frac{V_{CC}}{R_L} \cdot \quad (5.7)$$

Puterea medie absorbită de la cele două surse de alimentare va avea relația:

$$P_A = 2V_{CC}I_{sursă} = \frac{2}{\pi}k \frac{V_{CC}^2}{R_L}, \quad (5.8)$$

sau altfel scris:

$$P_A = kP_{A \max}, \quad (5.9)$$

unde:

$$P_{A \max} = \frac{2}{\pi} \frac{V_{CC}^2}{R_L}. \quad (5.10)$$

Se observă că puterea medie absorbită de la sursele de alimentare depinde de nivelul semnalului, fiind direct proporțională cu factorul de utilizare a tensiunii de alimentare k . Când $k=0$ (lipsă semnal la intrare), puterea absorbită de tranzistoarele etajului de ieșire în clasă B este zero, acestea fiind blocate.

Calculul puterii utile și a randamentului [1], [2] [6]:

Întrucât puterea utilă medie debitată de sarcină este de forma:

$$P_0 = \frac{1}{2} \frac{V_0}{I_0}, \quad (5.11)$$

în baza relațiilor (5.2) și (5.3), se poate scrie:

$$P_0 = \frac{1}{2} k^2 \frac{V_{CC}^2}{R_L} = k^2 P_{0 \max}, \quad (5.12)$$

unde:

$$P_{0 \max} = \frac{1}{2} \frac{V_{CC}^2}{R_L}. \quad (5.13)$$

Dacă se ține seama de relația (2.10), atunci puterea utilă medie va fi de forma:

$$P_0 = \frac{\pi}{4} k^2 P_{0 \max}. \quad (5.14)$$

Din relațiile (2.12) și (2.14), expresia randamentului va putea fi scrisă astfel:

$$\eta = \frac{P_0}{P_{A \max}} = \frac{\pi}{4} k . \quad (5.15)$$

Pentru $k = 1$, valoarea teoretică maximă a randamentului etajului de ieșire în clasă B este de 78,6%, fiind cu mult mai mare față de etajul de ieșire în clasă A.

Calculul puterii medii disipate de tranzistoare [1], [2] [6]:

Puterea disipată medie totală disipată de ambele tranzistoare ale etajului de ieșire în clasă B se poate scrie sub forma:

$$P_{DT} = P_A - P_0 = P_{A \max} \left(k - \frac{\pi}{4} k^2 \right). \quad (5.16)$$

Maximul puterii medii disipate nu se obține la semnal maxim. În consecință, pentru a calcula această valoare, se anulează derivata în raport cu k , expresia (5.15), rezultând:

$$\frac{dP_{DT}}{dk} = 1 - \frac{\pi}{2} k = 0 \Rightarrow k = \frac{\pi}{2} = 0,637 . \quad (5.17)$$

Pentru valoarea lui $k = 0,637$, puterea disipată maximă este:

$$P_{DT \max} = \frac{2}{\pi^2} \frac{V_{cc}^2}{R_L}. \quad (5.18)$$

Pentru valoarea lui $k = 1$, în baza relațiilor (5.13) și (5.18), puterea disipată maximă va fi:

$$P_{DT \max} = \frac{2}{\pi^2} \frac{V_{cc}^2}{R_L} = \frac{4}{\pi^2} P_{0 \max} \cong 0,4 P_{0 \max} . \quad (5.19)$$

Altfel scris:

$$P_{0 \max} = \frac{\pi^2}{4} P_{DT \max} = \frac{\pi^2}{4} P_{DT \text{ adm}} \cong 0,25 P_{DT \text{ adm}} , \quad (5.20)$$

unde $P_{DT \text{ adm}}$ reprezintă puterea disipată admisibilă a celor două tranzistoare.

Valoarea minimă admisibilă a rezistenței de sarcină poate fi scrisă astfel:

$$R_{L \min \text{ admis}} = \frac{1}{2} \frac{V_{cc}^2}{P_{0 \max}} = \frac{V_{cc}^2}{5 P_{DT \text{ adm}}} . \quad (5.21)$$

Ceea ce înseamnă că dacă rezistența de sarcină scade sub o anumită valoare minimă admisibilă, puterea disipată de tranzistoare depășește limita maximă admisibilă, în consecință, tranzistoarele se vor distruge.

II. Etajul de ieșire

În fig. 5.6 se prezintă etajul de ieșire propus pentru determinări experimentale [3], [4], [5].

1. Se identifică pe plăcuța de cablaj imprimat etajul de ieșire din fig. 5.6.
2. Se desenează în referat schema etajului de ieșire.
3. Se realizează practic pe plăcuța de cablaj imprimat schema din fig. 5.6.
4. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare de $\pm 10V$.
5. Se verifică consumul montajului și se reglează cu ajutorul rezistenței semireglabile R_2 valoarea potențialului la ieșire de $0V$ (punctul de masă al sursei diferențiale de alimentare). Se măsoară punctul static de funcționare pentru tranzistoarele T_1, T_2, T_3 (V_{BE}, V_{CE}, I_C).
6. Se cuplează la intrarea etajului un generator de semnal sinusoidal cu frecvență de 1 kHz . Se vizualizează/salvează pe osciloscop formele de undă ale semnalului la ieșire.
7. Se mărește valoarea semnalului la intrare până când la ieșire formele de undă prezintă amplitudini maxime, fără distorsiuni. Se calculează coeficientul K .
8. Se poziționează la ieșire o rezistență de sarcină, R , și se măsoară curentul consumat din sursele de alimentare, pentru semnalul de amplitudine maximă nedistorsionat la ieșire.
9. Se calculează puterea debitată pe sarcină, puterea consumată de surse, randamentul etajului, respectiv puterea disipată de fiecare tranzistor.

III. Studiul unor etaje de ieșire din structura diferitelor circuite integrate analogice.

Fiecare subgrupă de studenți va primi diverse configurații de circuite integrate analogice. Se va identifica și analiza modul de funcționare a etajului de ieșire specific fiecărei configurații.

IV. Se elaborează concluziile pentru etajul de ieșire studiat.

Concluzii:

Bibliografie

- [1] C. Harja, *Circuite integrate analogice. Curs*, Universitatea Tehnică „Gheorghe Asachi” din Iași, http://iota.ee.tuiasi.ro/~charja/CIA/CIA_Curs.pdf, Accesat 10 februarie 2014
- [2] Anca Manolescu, A. Manolescu, I. Mihuț, T. Mureșan, L. Turic, *Circuite integrate liniare*, Editura Didactică și Pedagogică București, 1983.
- [3] M. P. Dincă, *Electronica - Manualul studentului*, Editura Universitatii din Bucuresti, Bucuresti, 2003, http://old.unibuc.ro/prof/dinca_m/miha-p-dinc-elec-manu-stud/docs/2012/oct/29_20_07_09cap_11.pdf, Accesat. 15 martie 2018.
- [4] A. S. MIREA, *Îndrumar de laborator. Circuite Integrate Analogice*, Lucrarea 3, Etaje de ieșire, http://tet.pub.ro/pages/Cia/lucrarea_3.pdf, Accesat. 15 martie 2018.
- [5] Gh. Pană, A.V. Crăciun, *Circuite integrate analogice. Îndrumar de laborator*, Universitatea “Transilvania”, Brașov, 1999, http://vega.unitbv.ro/~pana/cia.l/Lab_CIA.pdf, Accesat 12 septembei 2016.
- [6] Paul R. Gray, Rober G. Meyer, *Circuite integrate analogice. Analiză și proiectare*, Traducere Mircea Bodea, Editura Tehnică, București, 1983.

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 6

Studiul amplificatorului operațional

Scopul lucrării: *Înțelegerea modului de funcționare a unui amplificator operațional în diverse configurații.*

Obiective:

- *Identificarea pinilor la un amplificator operațional pentru o aplicație dată;*
- *Identificarea parametrilor specifici ai unui amplificator operațional având la dispoziție foaia de catalog;*
- *Determinarea unor parametri specifici pentru configurațiile: amplificator inversor, neinversor, repetor de tensiune, amplificator diferențial.*

Aspecte teoretice

6.1. Noțiuni generale

În practica electronică există o paletă largă de circuite integrate analogice, atât de uz general, cât și cu destinație specială. Amplificatorul

operațional este unul dintre circuitele analogice cu o arie de răspândire și aplicabilitate diversă.

Fiind o structură complexă, amplificatorul operațional prezintă o intrare simetrică (două borne de intrare), o singură ieșire și două borne pentru alimentare. Borna de intrare notată cu semnul (+) se numește intrare neinversoare IN^+ , iar borna notată cu semnul (-) se numește intrare inversoare, IN^- . Amplificatorul operațional poate fi alimentat simetric de la două surse de tensiune (S_1, S_2), una pozitivă, $+V_{CC}$, și una negativă, $-V_{CC}$ (fig. 3.3. a), respectiv alimentat asimetric, de la o singură sursă de alimentare pozitivă, $+V_{CC}$. În fig. 6.1 se prezintă două situații de alimentare a unui amplificator operațional.

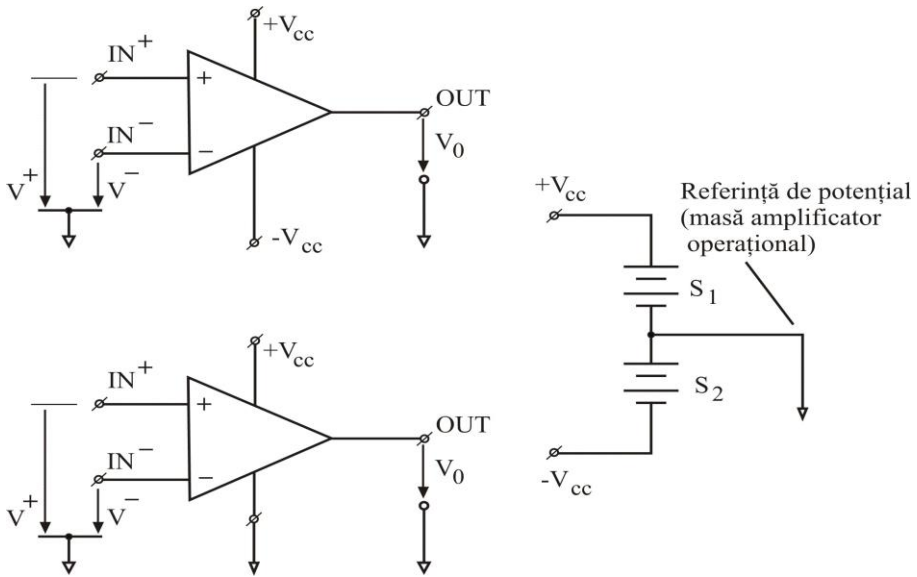


Fig. 6.1. Modul de alimentare a amplificatorului operațional: a – alimentare simetrică; b – alimentare asimetrică.

Amplificatoarele operaționale ideale prezintă următoarele proprietăți

[1]:

- amplificarea în tensiune infinită;

- impedanță de intrare infinită;
- impedanța de ieșire zero;
- banda de frecvență infinită;
- caracteristica de transfer liniară și simetrică;
- tensiunea de ieșire zero pentru tensiunea de intrare zero;
- revenire instantanee din saturație.

Amplificatoarele operaționale reale diferă de cele ideale prin introducerea unor limitări. Aceste efecte constau în [1]:

- limitarea domeniului de frecvență a semnalelor care pot fi amplificate cu precizie;
- existența unei limite inferioare a semnalului de curent continuu de intrare ce poate fi sesizat la ieșire;
- existența unei limite superioare ale valorilor impedanțelor care pot fi folosite în rețeaua de reacție negativă a amplificatorului.

6.2. Configurații de bază ale amplificatorului operațional

6.2.1. Amplificatorul inversor

Amplificatorul inversor prezintă una dintre cele mai utilizate configurații ale amplificatorului operațional. În fig. 6.2 se prezintă schema de principiu a unui amplificator inversor.

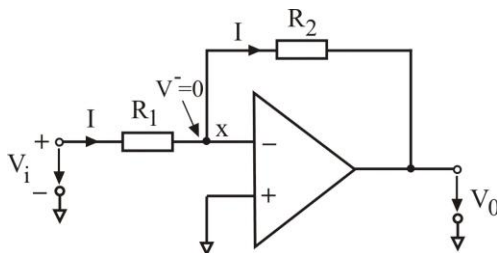


Fig. 6.2. Schema de principiu a unui amplificator inversor.

Presupunem că amplificatorul operațional are rezistența de intrare infinită și rezistența de ieșire zero. Totodată, conform fig. 6.2, se observă că între borna de ieșire și cea corespunzătoare intrării inversoare este conectat rezistorul R_2 , ceea ce înseamnă că circuitul este în buclă închisă. Borna intrării neinversoare fiind conectată la masă ($V^+ = 0$), atunci intrarea inversoare va avea tot potențialul zero al masei. În această situație se poate spune că *intrarea inversoare este punct virtual de masă*.

Amplificarea în buclă închisă a amplificatorului inversor poate fi scrisă sub forma:

$$A = \frac{V_i}{V_o} = -\frac{R_2}{R_1}, \quad (6.1)$$

unde A reprezintă amplificarea.

Relația (6.1) reprezintă amplificarea în buclă închisă a amplificatorului inversor, care poate fi controlată cu mare precizie dacă valorile rezistențelor R_1 și R_2 vor fi foarte bine selecționate. Semnul minus scoate în evidență faptul că tensiunea de ieșire este de semn opus față de cea de intrare, între cele două tensiuni fiind un defazaj de 180° .

6.2.2. Amplificatorul neinversor

Amplificatorul neinversor este de asemenea o configurație de bază realizată cu amplificatoare operaționale. În fig. 6.3 se prezintă schema de principiu a unui amplificator neinversor, unde se observă că borna neinversoare este conectată direct la o sursă de tensiune, în timp ce borna inversoare se conectează prin rezistența R_1 la masă. Reacția este asigurată de rezistența R_2 .

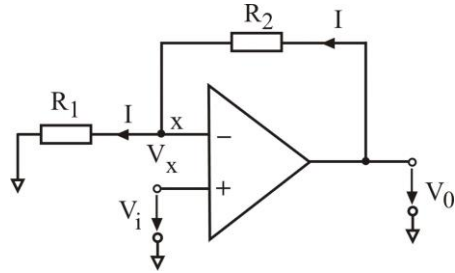


Fig. 6.3. Schema de principiu a unui amplificator neinversor.

Amplificarea în buclă închisă a amplificatorului neinversor poate fi scrisă sub forma:

$$A = \frac{V_0}{V_i} = 1 + \frac{R_2}{R_1}, \quad (6.2)$$

unde A reprezintă amplificarea.

Relația (6.2) reprezintă amplificarea în buclă închisă a amplificatorului neinversor, care poate fi controlată cu mare precizie dacă valorile rezistențelor R_1 și R_2 vor fi foarte bine selecționate.

6.2.3. Repetorul de tensiune

În fig. 6.4 se prezintă un caz particular al amplificatorului neinversor. Se observă că intrarea neinversoare rămâne conectată direct la o sursă de tensiune, în timp ce intrarea inversoare este legată la ieșire.

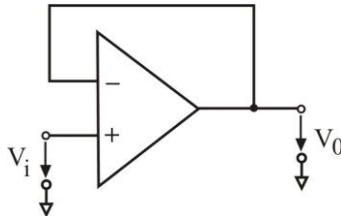


Fig. 6.4. Schema de principiu a unui repetor de tensiune.

Altfel spus, dacă în relația (6.2) se realizează înlocuirile de forma: $R_1 \rightarrow \infty$ și $R_2 = 0$, atunci aceasta va fi de forma:

$$A = 1, \quad (6.3)$$

ceea ce înseamnă că amplificarea în buclă închisă este egală cu unitatea, respectiv *ieșirea repetă tensiunea de intrare*.

Rolul unei asemenea configurații constă în utilizarea ca element de izolare între sursele de semnal și sarcinile acestora, atunci când se dorește menținerea semnalului de intrare la un anumit nivel fără alterarea acestuia.

6.2.4. Amplificatorul diferențial

Amplificatorul diferențial este acea configurație de circuit care amplifică diferența semnalelor aplicate la cele două intrări. În fig. 6.5 se prezintă schema de principiu a unui amplificator diferențial.

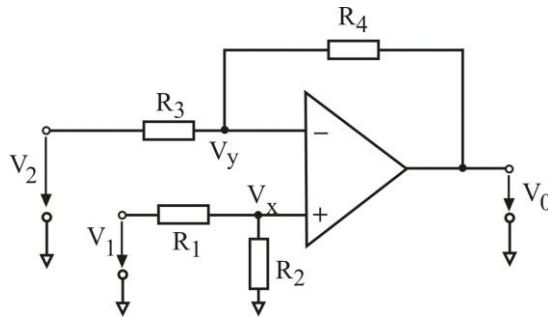


Fig. 6.5. Schema de principiu a unui amplificator diferențial.

După cum se observă în fig. 6.5 amplificatorul diferențial amplifică diferența tensiunilor de intrare, V_1 , respectiv V_2 . Prin combinarea celor două surse de semnal, la ieșirea acestuia va rezulta un semnal de ieșire de forma:

$$V_0 = A_1 V_1 - A_2 V_2. \quad (6.4)$$

Prin aplicarea teoremei superpoziției, vor rezulta două circuite echivalente, așa cum se prezintă în fig. 4.6 [2].

În primul caz fig. 6.6. a), se pasivizează sursa V_2 și se analizează efectul tensiunii V_1 asupra circuitului. După cum se observă, tensiunea V_1 este mai întâi atenuată de divizorul rezistiv R_1, R_2 , la intrarea neinvertoare fiind aplicată tensiunea V_x , de forma [2]:

$$V_x = \frac{R_2}{R_1 + R_2} V_1. \quad (6.5)$$

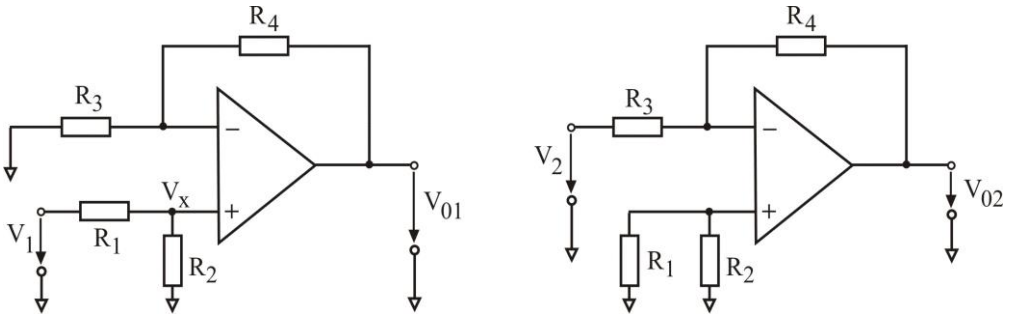


Fig. 6.6. Transformarea schemei amplificatorului diferențial prin aplicarea teoremei superpoziției: a – circuitul echivalent prin pasivizarea sursei V_2 , b – circuitul echivalent prin pasivizarea sursei V_1 .

Din punctul de vedere al semnalului aplicat la intrarea neinversoare, amplificatorul se comportă ca un amplificator neinversor, semnalul de intrare fiind chiar V_x . Ținând cont de relația de amplificare a circuitului neinversor, valoarea tensiunii de ieșire, V_{01} , pentru această schemă echivalentă, este de forma:

$$V_{01} = \left(1 + \frac{R_4}{R_3}\right) V_x. \quad (6.6)$$

Prin înlocuirea relației (6.5) în relația (6.6), rezultă:

$$V_{01} = \frac{R_2}{R_1 + R_2} \cdot \frac{R_3 + R_4}{R_3} \cdot V_x. \quad (6.7)$$

În cel de al doilea caz fig. 6.6. b), se pasivizează sursa V_1 și se analizează efectul tensiunii V_2 asupra circuitului. Se presupune că amplificatorul operațional este ideal, iar pe grupul de rezistențe legate în paralel R_1 și R_2 , nu apare nicio cădere de tensiune. Pentru acest caz se poate considera că intrarea inversoare este un punct de masă virtual. În aceste

condiții, va rezulta un circuit de amplificator inversor, astfel că, pentru valoarea tensiunii de ieșire V_{02} , asociată schemei echivalente din fig. 6.6. b), va fi de forma [2]:

$$V_{02} = -\frac{R_4}{R_3} V_2. \quad (6.8)$$

Adunând cele două valori ale tensiunilor de ieșire V_{01} și V_{02} atribuite celor două scheme echivalente și ținând seama de relația (6.4), vom avea:

$$V_{01} = \left(\frac{R_2}{R_1 + R_2} \right) \left(\frac{R_3 + R_4}{R_3} \right) V_1 - \frac{R_4}{R_3} V_2. \quad (6.9)$$

În relația (6.9) se observă că un factor de amplificare prezintă semnul plus, iar celălalt semnul minus.

Aspecte practice

I. Desfășurarea lucrării

Se are în vedere realizarea practică a reprezentărilor schematice din fig. 6.2, fig. 6.3, fig. 6.4 și fig. 6.5, care reprezintă amplificatorul inversor, amplificatorul neinversor, repetorul de tensiune și amplificatorul diferențial. Pentru aplicația practică se va utiliza circuitul integrat $\beta A741$.

1. Se identifică pe plăcuța de cablaj imprimat etajul de ieșire din figurile menționate mai sus.
2. Se desenează în referat cele patru configurații ale amplificatorului operațional.
3. Se realizează separat pe plăcuța de cablaj imprimat fiecare configurație a amplificatorului operațional, respectându-se poziționarea elementelor de circuit.
4. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare, $\pm 12V$.
5. Pentru configurațiile amplificator inversor, neinversor și diferențial se proiectează elementele de circuit, astfel încât amplificarea montajelor să fie egală cu 10.

6. Se verifică experimental corectitudinea aplicării relațiilor de amplificare pentru fiecare configurație, atât în situația aplicării unui semnal continuu cât și pentru cazul aplicării unui semnal alternativ.

7. Pentru configurația repetor de tensiune se verifică funcționarea atât în cazul aplicării unui semnal continuu cât și alternativ. Se verifică dacă montajul realizat respectă amplificarea egală cu unitatea (adică ieșirea repetă tensiunea de intrare).

II. Se elaborează concluziile pentru configurațiile studiate.

<p>Concluzii:</p>

Bibliografie

[1] Paul R. Gray, Rober G. Meyer, *Circuite integrate analogice. Analiză și proiectare*, Traducere Mircea Bodea, Editura Tehnică, București, 1983.

[2] Gh. Pana, *Analog Integrated Circuits*, Course book, Transilvania University of Brașov, 1997, <http://vega.unitbv.ro/~pana/cia.c/Capitolul%202.pdf>, Accesat 12 noiembrie 2018.

Nume și prenume _____

Grupa _____ Anul universitar _____

Data _____

Laborator 7

Aplicații ale amplificatorului operațional

Scopul lucrării: *Familiarizarea cu diverse utilizări și aplicații ale amplificatorului operațional.*

Obiective:

- *Înțelegerea funcționării amplificatorului operațional în configurație de comparator de tensiune cu histerezis;*
- *Determinarea unor parametri specifici unei configurații de comparator cu histerezis care să permită identificarea unor tensiuni de prag prestabilite.*

Aspecte teoretice

7.1. Introducere

În aplicațiile practice se întâlnesc diverse configurații cu amplificatoare operaționale care realizează diferite funcții, cum ar fi: amplificatoare de semnale liniare, comparatoare, redresoare și stabilizatoare de tensiune, convertoare analog-numeric sau numeric-analogice, filtre,

oscilatoare etc. Analiza și cunoașterea modului de comportare a fiecărei configurații presupune identificarea clară a parametrilor electrici, valorilor și limitelor acestora.

7.2. Comparatorul de tensiune cu histerezis

Comparatorul de tensiune cu histerezis este un circuit realizat cu un amplificator operațional la care, o intrare este utilizată pentru aplicarea semnalului, iar cealaltă intrare este menținută la un potențial constant. În fig. 7.1 a) se prezintă schema de principiu a unui comparator cu histerezis, iar în fig. 7.1 b) caracteristica de transfer a acestuia.

În regim staționar, ieșirea comparatorului este, fie în starea *High* - V_{0H} , fie în starea *Low* - V_{0L} , valori care corespund nivelurilor de saturație ale ieșirii amplificatorului operațional. În cazul alimentării cu o tensiune simetrică ($+V_{cc}$ 0 $-V_{cc}$), stările *High* și *Low* sunt identice, respectiv $V_{0H} = -V_{0L}$. Instabilitatea se manifestă atunci când au loc tranzițiile (de la V_{0H} la V_{0L} , respectiv de la V_{0L} la V_{0H}), care se produc la valori date ale mărimii de intrare, numite praguri (V_{pH} și V_{pL}), fig. 7.1 b), [1].

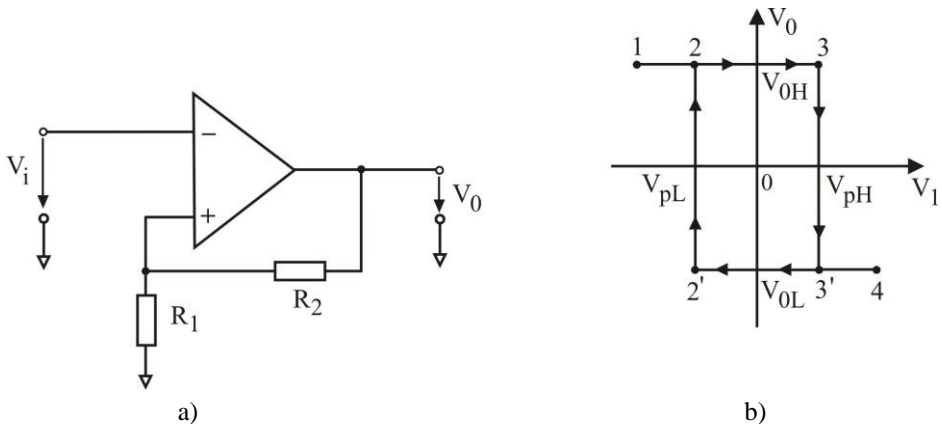


Fig. 7.1. Comparatorul de tensiune cu histerezis: a – schema de principiu; b – caracteristica de transfer.

Altfel spus, după cum se observă în fig. 7.1 b), la creșterea tensiunii de intrare, tensiunea de ieșire evoluează prin punctele 1–2–3–4, având inițial nivelul V_{0H} , care se menține până la V_{PH} . La scăderea tensiunii pe intrare de la nivelul superior lui V_{PH} , tensiunea de ieșire evoluează prin punctele 4–3'–2'–1, fiind la nivelul V_{0L} , până când tensiunea de intrare coboară sub nivelul V_{PL} , [2].

Tensiunea de prag se obține din tensiunea de ieșire prin divizorul rezistiv R_1, R_2 , rezultând două valori de forma:

$$V_{PH} = \frac{R_1}{R_1 + R_2} V_{0H}, \quad (4.46)$$

$$V_{PL} = \frac{R_1}{R_1 + R_2} V_{0L}, \quad (4.47)$$

Dacă se dorește o modificare a nivelurilor de prag atunci se poate interveni asupra valorii rezistenței R_1 .

Aspecte practice

I. Desfășurarea lucrării

Se are în vedere realizarea practică a unui montaj în care se utilizează două amplificatoare operaționale (amplificator operațional dedicat funcției pe care o îndeplinește – comparator).

În fig. 7.2 se prezintă o aplicație în care se stabilește dacă tensiunea de urmărit este mai mare decât pragul superior al ferestrei de tensiune, dacă este cuprinsă între cele două praguri sau dacă este mai mică decât pragul inferior de tensiune. Tensiunea de intrare, V_I , poate fi aplicată direct sau printr-un divizor rezistiv $R_4 - R_5$. Dacă tensiunea V_I nu depășește tensiunea $+V_{CC}$, atunci divizorul rezistiv poate să lipsească. Nivelurile tensiunilor de prag cu care se face comparația se calculează în baza relațiilor [3]:

$$V_1 = \frac{V_{CC}}{R_1 + R_2 + R_3} (R_2 + R_3), \quad (4.46)$$

$$V_2 = \frac{V_{CC}}{R_1 + R_2 + R_3} R_3. \quad (4.46)$$

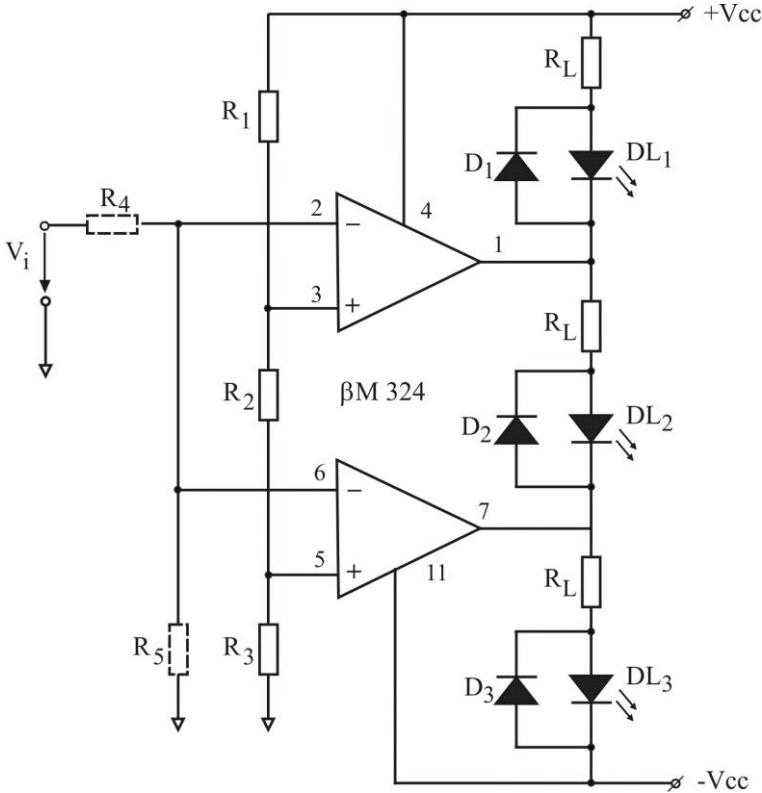


Fig. 7.2. Comparatorul indicator cu histerezis (cu fereastră).

În figura 7. 2 se observă că diodele LED (D_{L1} , D_{L2} , D_{L3}), indică succesiv dacă tensiunea este prea mare, în limite normale sau prea mică. Pentru a evidenția efectul de prag, diodele se vor alege de culori diferite.

Valoare rezistențelor de sarcină R_L (de limitare a curentului prin diodele LED se vor calcula cu relația:

$$R_L = \frac{2V_{CC}}{10 \dots 15mA}. \quad (4.46)$$

Amplificatoarele operaționale utilizate (A_1, A_2) sunt de tipul comparatoare, fie $\beta M358$ (dublu amplificator operațional), fie $\beta M324$ (amplificator operațional cuadruplu).

Funcționarea montajului [3]:

Dacă tensiunea V_I este mai mare decât V_1 , amplificatoarele comparatoare A_1, A_2 au la același nivel $-V_{CC}$. În consecință, numai dioda D_{L1} are tensiunea pozitivă în anod și negativă în catod (va lumina), în timp ce diodele D_{L2} și D_{L3} sunt blocate.

Dacă tensiunea de intrare V_I este cuprinsă între V_1 și V_2 , amplificatorul A_1 are la ieșire tensiunea $+V_{CC}$, iar amplificatorul operațional A_2 are la ieșire nivelul $-V_{CC}$. În consecință, dioda D_{L1} este blocată, D_{L2} conduce și luminează, iar dioda D_{L3} este blocată.

Dacă tensiunea de intrare V_I este sub nivelul tensiunii V_2 , amplificatoarele A_1 și A_2 au la ieșire nivelul $+V_{CC}$, și diodele D_{L1} și D_{L2} sunt blocate, iar dioda D_{L3} va conduce, indicând tensiunea sub pragul minim.

În vederea protejării diodelor LED la o tensiune inversă, se vor conecta în antiparalel cu acestea câte o diodă D_1, D_2, D_3 , de tipul 1N4007.

II. Comparatorul indicator cu fereastră

În fig. 7.2 se prezintă configurația de comparator cu indicator propus pentru determinări experimentale [3].

1. Se identifică pe plăcuța de cablaj imprimat comparatorul cu histerezis cu indicator din fig. 7.2.
2. Se desenează în referat schema comparatorului indicator cu fereastră (histerezis).

3. Se realizează practic pe plăcuța de cablaj imprimat schema din fig. 7.2.
4. Urmează verificarea corectitudinii montării elementelor de circuit și aplicării corecte a polarității sursei de alimentare, $\pm 15V$.
5. Se calculează valorile celor două tensiuni de prag V_1 și V_2 și valoarea rezistențelor de sarcină R_L .
6. Se aplică la intrare o tensiune care poate varia între 0V și 15V, care trebuie comparată cu pragurile de +10V, respectiv +5V.
7. Se verifică în funcție de tensiunea de prag funcționarea iluminării corespunzătoare a LED-urilor (pentru diferențiere clară se pot alege culori diferite: roșu, galben, verde).

III. Se elaborează concluziile pentru comparatorul studiat.

Concluzii:

Bibliografie

- [1] http://elth.ucv.ro/fisiere/probleme%20studentesti/Cursuri/Electronica%20I%209%20iunie%202009/CURS/Cp.5_Amplificatoare%20operationale.pdf, Accesat 10 februarie 2019.
- [2] F. M. Tufescu, *Dispozitive si circuite electronice. Circuite analogice de comutație*, <https://mail.uaic.ro/~ftufescu/Circuite%20de%20comutatie.pdf>, Accesat 05 februarie 2019.
- [3] M. Ciugudean, V. Tiponuț ș.a. *Circuite integrate liniare. Aplicații*, Editura Facla, Timișoara, 1986.